

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP2005/023676

International filing date: 22 December 2005 (22.12.2005)

Document type: Certified copy of priority document

Document details: Country/Office: JP
Number: 2005-004455
Filing date: 11 January 2005 (11.01.2005)

Date of receipt at the International Bureau: 08 June 2006 (08.06.2006)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 Date of Application: 2005年 1月 11日

出願番号 Application Number: 特願 2005-004455

パリ条約による外国への出願に用いる優先権の主張の基礎となる出願の国コードと出願番号

The country code and number of your priority application, to be used for filing abroad under the Paris Convention, is

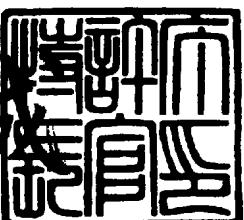
出願人 Applicant(s): アンリツ株式会社

J P 2005-004455

2006年 5月 24日

特許庁長官
Commissioner,
Japan Patent Office

中嶋誠



【書類名】 特許願
【整理番号】 101818
【あて先】 特許庁長官殿
【発明者】
 【住所又は居所】 神奈川県厚木市恩名1800番地 アンリツ株式会社内
 【氏名】 堀施 匠章
【発明者】
 【住所又は居所】 神奈川県厚木市恩名1800番地 アンリツ株式会社内
 【氏名】 関谷 仁志
【特許出願人】
 【識別番号】 000000572
 【氏名又は名称】 アンリツ株式会社
 【代表者】 塩見 昭
【代理人】
 【識別番号】 100079337
 【弁理士】
 【氏名又は名称】 早川 誠志
 【電話番号】 03-3490-4516
【手数料の表示】
 【予納台帳番号】 043443
 【納付金額】 16,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1
 【包括委任状番号】 9712293

【書類名】特許請求の範囲

【請求項 1】

信号を入力するための入力端子（10a）と、
校正用信号を発生する信号発生器（25）と、
複数N個のA/D変換器（12）と、
前記入力端子から入力される入力信号と前記信号発生器から出力される校正用信号のいずれかを選択するスイッチ（21）と、
前記スイッチによって選択された信号を前記A/D変換器に入力させる信号分配器（11）と、
前記各A/D変換器に対し、周期T_sで且つ位相がT_s/Nずつシフトしたサンプリングクロックをそれぞれ与えるサンプリング制御部（13、13'）と、
前記入力端子から前記各A/D変換器までの周波数特性を均一にするために必要な補正情報を記憶する補正情報メモリ（35）と、
前記入力信号を受けて前記複数N個のA/D変換器が outputする各信号に対し、前記補正情報を記憶している補正情報により補正処理を行う補正処理部（30）と、
前記校正用信号を受けて前記複数N個のA/D変換器が outputする各信号に基づいて前記補正情報を新たに求め、該新たに求めた補正情報を前記補正情報メモリの内容を更新する補正情報算出部（41）とを備えたA/D変換装置であって、

前記信号発生器は、

前記A/D変換器のサンプリング周波数F_sのN/2倍を上限とする帯域内の所望の周波数にそれぞれ位置する複数の信号成分であって、それらが前記各A/D変換器のサンプリング周波数F_sの1/2を上限とする帯域内に折り返されたときの周波数が互いに異なる複数の信号成分を含む信号を、前記校正用信号として出力するように構成され、

前記補正情報算出部は、

前記校正用信号を受けて前記各A/D変換器が outputする信号についてスペクトラム解析処理を行って前記複数の信号成分の振幅と位相を算出し、該算出した結果に基づいて前記補正情報を求めることを特徴とするA/D変換装置。

【請求項 2】

前記信号発生器は、前記サンプリング周波数F_sのN/2倍を上限とする帯域内の前記複数の信号成分を基本波成分と所定次数までの高調波成分とで構成するパルス信号であって、当該パルス信号の高調波成分のうち前記所定次数より高次の高調波成分と、前記複数の信号成分とが、前記サンプリング周波数F_sの1/2を上限とする帯域内に折り返されたときに重なる場合に、該重なった成分同士のパワー比を予め定めた値以下にしたパルス信号を、前記校正用信号として出力することを特徴とする請求項1記載のA/D変換装置。

【請求項 3】

前記信号発生器は、

前記サンプリング周波数F_sのN/2倍を上限とする帯域内で且つ互いに異なる周波数の正弦波信号を発生する複数の正弦波発生器（26）と、該複数の正弦波発生器の出力信号を加算合成する加算合成器（27）とにより構成されていることを特徴とする請求項1記載のA/D変換装置。

【請求項 4】

前記補正情報算出部は、

前記スペクトラム解析によって得られた前記複数の信号成分の振幅と位相に基づき、前記複数のA/D変換器の1つを基準とし、前記入力端子から前記各A/D変換器の出力端子までのそれぞれの周波数特性と前記基準のA/D変換器の周波数特性との差の特性を満たすインパルス応答を有するフィルタの係数を前記補正情報をとして算出して、前記補正情報メモリのA/D特性テーブル（36）に記憶するように構成され、

前記補正処理部は、

前記入力信号に対して前記複数のA/D変換器から出力されるサンプル値および前記A

D特性テーブルに記憶されている係数に基づいて、前記サンプリングクロックを受けたA／D変換器がサンプル値を更新するタイミングに他のA／D変換器が変換処理をおこなったと仮定して得られるサンプル値を推定する推定手段（31）が設けられていることを特徴とする請求項1～3のいずれかに記載のA／D変換装置。

【請求項5】

前記補正情報算出部は、

前記スペクトラム解析によって得られた前記複数の信号成分の振幅と位相に基づき、前記基準のA／D変換器と各A／D変換器の周波数特性の差をそれぞれ相殺する周波数特性を満たすインパルス応答を有するフィルタの係数を前記補正情報として算出して、前記補正情報メモリのイコライザ係数テーブル（37）に記憶するように構成され、

前記補正処理部には、

前記推定手段が前記A／D変換器毎にそれぞれ設けられているとともに、

前記各推定手段から出力されるサンプル値に対して、前記イコライザ係数テーブルに記憶されている係数に基づくフィルタリングをそれぞれ行って、誤差補正されたサンプル値をそれぞれ出力する複数のイコライザ（32）が設けられていることを特徴とする請求項4記載のA／D変換装置。

【請求項6】

前記入力端子と前記スイッチの間、前記信号発生器と前記スイッチの間および前記信号分配器と前記スイッチの間に減衰器（22a～22c）がそれぞれ挿入されていることを特徴とする請求項1～5のいずれかに記載のA／D変換装置。

【書類名】明細書

【発明の名称】A／D変換装置

【技術分野】

【0001】

本発明は、時間インターリーブ方式のA／D変換装置において、その校正に必要な情報を短時間に取得できるようにするための技術に関する。

【背景技術】

【0002】

アナログ信号をサンプリングしてデジタル信号列に変換して各種処理を行なう装置において、高速なアナログ信号の信号処理を行なうものでは、時間インターリーブ方式のA／D変換装置が用いられている。

【0003】

図23は時間インターリーブ方式のA／D変換装置10の基本構成を示し、図24はその動作を示している。

【0004】

このA／D変換装置10は、入力端子10aに入力される図24の(a)のようなアナログの入力信号 $x(t)$ を、信号分配器11によって複数N本の信号経路に分岐して、N個のA／D変換器 $12_0 \sim 12_{N-1}$ にそれぞれ入力する。

【0005】

サンプリング制御部13は、図24の(b1)～(bN)に示すように、それぞれが周期 T_s を持ち、位相が T_s/N ずつシフトされたサンプリング用のクロック $C_0 \sim C_{N-1}$ を生成してそれぞれA／D変換器 $12_0 \sim 12_{N-1}$ に与えるとともに、図24の(d)のように、各A／D変換器 $12_0 \sim 12_{N-1}$ のうちサンプリングを行うA／D変換器を指定する指定信号ADNUMを信号切換器14に与える。

【0006】

各A／D変換器 $12_0 \sim 12_{N-1}$ は、クロック $C_0 \sim C_{N-1}$ をそれぞれ受けたときの入力値 $x(P)$ 、 $x(P+1)$ 、 $x(P+2)$ 、…をサンプリングしてデジタル値に変換し、図24の(c1)～(cN)のように、各サンプル値 $X_0, P, X_1, P+1, X_2, P+2, \dots$ をそれぞれ信号切換器14に出力する。

【0007】

信号切換器14は、各A／D変換器 $12_0 \sim 12_{N-1}$ のうち、指定信号ADNUMで指定されたA／D変換器から出力されるサンプル値 $X_0, P, X_1, P+1, X_2, P+2, \dots$ を順次選択して、図24の(e)のように、サンプル値がそのサンプリング順に並んだデジタル信号列Y(n)を出力端子10bに出力する。

【0008】

このようにして得られるデジタル信号列Y(n)は、入力信号 $x(t)$ をクロック周期 T_s の $1/N$ の周期 T_s' でサンプリングして得られるものと等価となり、低速なA／D変換器で高速なサンプリングが行える。

【0009】

ところが、上記A／D変換装置10のように、入力信号 $x(t)$ を複数のA／D変換器 $12_0 \sim 12_{N-1}$ に分配入力する場合、信号分配器12自身の分配特性や分配経路の周波数特性の違いおよび各A／D変換器 $12_0 \sim 12_{N-1}$ の周波数特性の違いによって、得られたサンプル値を信号処理した結果に誤差を発生させる。

【0010】

また、各A／D変換器 $12_0 \sim 12_{N-1}$ のサンプリングタイミングを決定するクロックに関しても、その信号経路長の差、各A／D変換器のサンプリングクロックに対する遅延特性の差等によるタイミング誤差が生じて、得られたサンプル値を信号処理した結果に誤差を発生させる。

【0011】

したがって、高い変換精度が要求される場合、上記誤差を補正する必要がある。この補

正は、校正用信号をA/D変換装置に入力して各A/D変換器の出力データを取得し、そのデータあるいはそのデータに対する処理結果を比較して、入力経路を含む各A/D変換器の変換特性を等しくするために必要な補正情報を求めておき、変換対象の信号が入力されたときの各A/D変換器の出力に対して前記補正情報に基づいて補正処理すればよい。

【0012】

このような補正を行う技術として、例えは特許文献1には、A/D変換装置に内蔵された信号発生器から出力される正弦波信号と、入力端子から入力される変換対象のアナログ信号のいずれかをスイッチで選択して複数のA/D変換器へ入力できるように構成し、校正時には、信号発生器の出力信号を複数のA/D変換器へ入力し、その出力データから補正に必要な情報を求める技術が開示されている。

【0013】

【特許文献1】特開平6-152410号公報

【発明の開示】

【発明が解決しようとする課題】

【0014】

しかしながら、上記特許文献1のように、正弦波信号（つまり單一周波数の信号）を校正用信号として用いて、各A/D変換器の特性を調べる場合、校正用信号の周波数を順次変更してデータを取得しなければならず、その間、変換対象のアナログ信号の変換処理を行うことができないという問題がある。

【0015】

特に、信号監視処理を定常的に行うシステムで、環境変化の影響を受けやすい状況にある場合、校正のために監視処理を長時間停止させることは極めて不利となる。

【0016】

本発明は、この問題を解決して、短時間に補正に必要なデータを取得できるA/D変換装置を提供することを目的としている。

【課題を解決するための手段】

【0017】

前記目的を達成するために、本発明の請求項1のA/D変換装置は、
信号を入力するための入力端子（10a）と、
校正用信号を発生する信号発生器（25）と、
複数N個のA/D変換器（12）と、
前記入力端子から入力される入力信号と前記信号発生器から出力される校正用信号のいずれかを選択するスイッチ（21）と、
前記スイッチによって選択された信号を前記A/D変換器に入力させる信号分配器（11）と、

前記各A/D変換器に対し、周期T sで且つ位相がT s/Nずつシフトしたサンプリングクロックをそれぞれ与えるサンプリング制御部（13、13'）と、
前記入力端子から前記各A/D変換器までの周波数特性を均一にするために必要な補正情報を記憶する補正情報メモリ（35）と、
前記入力信号を受けて前記複数N個のA/D変換器が出力する各信号に対し、前記補正情報メモリに記憶されている補正情報により補正処理を行う補正処理部（30）と、

前記校正用信号を受けて前記複数N個のA/D変換器が出力する各信号に基づいて前記補正情報を新たに求め、該新たに求めた補正情報で前記補正情報メモリの内容を更新する補正情報算出部（41）とを備えたA/D変換装置であって、
前記信号発生器は、

前記A/D変換器のサンプリング周波数F sのN/2倍を上限とする帯域内の所望の周波数にそれぞれ位置する複数の信号成分であって、それらが前記各A/D変換器のサンプリング周波数F sの1/2を上限とする帯域内に折り返されたときの周波数が互いに異なる複数の信号成分を含む信号を、前記校正用信号として出力するように構成され、
前記補正情報算出部は、

前記校正用信号を受けて前記各A／D変換器が出力する信号についてスペクトラム解析処理を行って前記複数の信号成分の振幅と位相を算出し、該算出した結果に基づいて前記補正情報を求めることを特徴としている。

【0018】

また、本発明の請求項2のA／D変換装置は、請求項1記載のA／D変換装置において、

前記信号発生器は、前記サンプリング周波数F_sのN／2倍を上限とする帯域内の前記複数の信号成分を基本波成分と所定次数までの高調波成分とで構成するパルス信号であって、当該パルス信号の高調波成分のうち前記所定次数より高次の高調波成分と、前記複数の信号成分とが、前記サンプリング周波数F_sの1／2を上限とする帯域内に折り返されたときに重なる場合に、該重なった成分同士のパワー比を予め定めた値以下にしたパルス信号を、前記校正用信号として出力することを特徴としている。

【0019】

また、本発明の請求項3のA／D変換装置は、請求項1記載のA／D変換装置において、

前記信号発生器は、

前記周波数F_sのN／2倍を上限とする帯域内で且つ互いに異なる周波数の正弦波信号を発生する複数の正弦波発生器(26)と、該複数の正弦波発生器の出力信号を加算合成する加算合成器(27)とにより構成されていることを特徴としている。

【0020】

また、本発明の請求項4のA／D変換装置は、請求項1～3のいずれかに記載のA／D変換装置において、

前記補正情報算出部は、

前記スペクトラム解析によって得られた前記複数の信号成分の振幅と位相に基づき、前記複数のA／D変換器の1つを基準とし、前記入力端子から前記各A／D変換器の出力端子までのそれぞれの周波数特性と前記基準のA／D変換器の周波数特性との差の特性を満たすインパルス応答を有するフィルタの係数を前記補正情報として算出して、前記補正情報メモリのAD特性テーブル(36)に記憶するように構成され、

前記補正処理部は、

前記入力信号に対して前記複数のA／D変換器から出力されるサンプル値および前記AD特性テーブルに記憶されている係数に基づいて、前記サンプリングクロックを受けたA／D変換器がサンプル値を更新するタイミングに他のA／D変換器が変換処理をおこなったと仮定して得られるサンプル値を推定する推定手段(31)が設けられていることを特徴としている。

【0021】

また、本発明の請求項5のA／D変換装置は、請求項4に記載のA／D変換装置において、

前記補正情報算出部は、

前記スペクトラム解析によって得られた前記複数の信号成分の振幅と位相に基づき、前記基準のA／D変換器と各A／D変換器の周波数特性の差をそれぞれ相殺する周波数特性を満たすインパルス応答を有するフィルタの係数を前記補正情報として算出して、前記補正情報メモリのイコライザ係数テーブル(37)に記憶するように構成され、

前記補正処理部には、

前記推定手段が前記A／D変換器毎にそれぞれ設けられているとともに、

前記各推定手段から出力されるサンプル値に対して、前記イコライザ係数テーブルに記憶されている係数に基づくフィルタリングをそれぞれ行って、誤差補正されたサンプル値をそれぞれ出力する複数のイコライザ(32)が設けられていることを特徴としている。

【0022】

また、本発明の請求項6のA／D変換装置は、請求項1～5のいずれかに記載のA／D変換装置において、

前記入力端子と前記スイッチの間、前記信号発生器と前記スイッチの間および前記信号分配器と前記スイッチの間に減衰器（22a～22c）がそれぞれ挿入されていることを特徴としている。

【発明の効果】

【0023】

このように、本発明のA/D変換装置では、サンプリング周波数F_sのN/2倍を上限とする帯域内に所定の周波数間隔で存在し、且つ各A/D変換器のサンプリングにより周波数F_sの1/2を上限とする帯域内に折り返されたときの周波数が互いに異なる複数の信号成分を含む信号を、校正用信号として入力し、その校正用信号に対して各A/D変換器が出力する信号に対するスペクトラム解析処理を行い、複数の信号成分の振幅と位相を求め、その振幅と位相に基づいて、補正処理に必要な情報を求めて更新している。

【0024】

このため、従来のように单一周波数の正弦波信号を校正用信号とする方法に比べて、短時間に補正に必要な情報を得ることができ、入力信号に対する変換処理を長期間停止させることなく、校正が行える。

【発明を実施するための最良の形態】

【0025】

以下、図面に基づいて本発明の実施の形態を説明する。

図1は、本発明を適用したA/D変換装置20の構成を示している。

【0026】

図1において、入力端子10a、出力端子10b、信号分配器11、N個のA/D変換器120～12N-1、サンプリング制御部13および信号切換器14は、前記した基本構成のA/D変換装置10と同一であるので同一符号を付して説明する。

【0027】

入力端子10aに入力されるアナログの入力信号x(t)は、後述するスイッチ21を介して信号分配器11に入力され、信号分配器11により複数N本の信号経路に分岐されて、各分岐信号x₀(t)～x_{N-1}(t)がA/D変換器120～12N-1にそれぞれ入力される。

【0028】

また、サンプリング制御部13は、周期T_s（周波数F_s）でT_s/N時間ずつ位相がシフトしたサンプリング用のクロックC₀～C_{N-1}をそれぞれA/D変換器120～12N-1に与えて、そのクロックに同期したサンプリングを各A/D変換器120～12N-1で行わせる。

【0029】

スイッチ21には、校正用信号r(t)を発生する信号発生器25が接続されており、スイッチ21の切り換えにより、入力端子10aから入力された入力信号x(t)と信号発生器25から出力された校正用信号r(t)のいずれかが選択されて信号分配器11へ入力される。

【0030】

なお、入力端子10aとスイッチ21の間、信号発生器25とスイッチ21の間および信号分配器11とスイッチ21の間には、スイッチ21によるインピーダンスの乱れを抑えるための減衰器22a～22cがそれぞれ挿入されている。

【0031】

これらの減衰器22a～22cの減衰量は数dB～10dB程度で、通過信号を減衰させる不利はあるが、スイッチ21の不整合による反射成分を大きく抑圧して、入力信号x(t)および校正用信号r(t)に対する変換処理を安定に且つ再現性よく行わせる。

【0032】

なお、図2に示すように、校正用信号r(t)を入力する際に、スイッチ21と連動するスイッチ23を閉じて、入力信号x(t)を終端器24で終端するようにすれば、入力

信号についてのアイソレーションを大きくすることができ、さらに安定な処理が行える。

【0033】

信号発生器25は、周波数が異なる複数の信号成分を同時に含む信号を校正用信号として発生するものであり、より具体的にいえば、矩形波信号、あるいは複数の正弦波信号を合成して得られる正弦波合成信号を発生する。

【0034】

この校正用信号に含まれる複数Mの周波数成分として要求される条件は、サンプリング周波数FsのN/2倍を上限とするA/D変換装置20全体としての入力周波数帯域の特性を調べるため、その周波数帯域をほぼ均等に分けるような間隔で存在する必要がある。

【0035】

また、これらの周波数成分のうち、周波数Fs/2を超える周波数成分については、周波数Fs/2を上限とする帯域内に折り返されるが、その折り返されたときの周波数が他の成分と一致してしまうと解析を正しく行えない。

【0036】

したがって、校正用信号に含まれる各周波数成分について要求されるもう一つの条件は、各A/D変換器120～12N-1でのサンプリングにより周波数Fs/2を上限とする帯域内に折り返されたときの周波数が互いに異なることである。

【0037】

このような条件を満たす周波数成分の組は無限に存在するが、ここでは、信号発生器25の構成を容易にするために、周波数間隔が一定の信号成分を用いる場合について説明する。

【0038】

例えば、N=8で、図3の(a)に示すように、サンプリング周波数Fsの4(=N/2)倍を上限とする周波数帯域内に、周波数Fs/2に対して ΔF だけ低い周波数Fpを最低周波数とし、その整数倍の周波数2Fp、…、8Fpの信号成分1～8(図で丸付き数字で表す:以下同様)が含まれる校正用信号r(t)を考える。なお、ここでは各信号成分1～8のレベルが等しいものとする。

【0039】

これらの成分のうち、周波数Fs/2より低い周波数Fpの成分1は、各A/D変換器において、図3の(b)のように、そのまま周波数Fs/2より ΔF だけ低い位置の信号成分1'としてA/D変換処理される。

【0040】

また、周波数Fs/2より高く周波数Fsより低い周波数2Fpの成分2は、各A/D変換器において、図3の(b)のように周波数Fsを周波数0の位置として周波数Fs/2以下の帯域に反転して折り返され、周波数Fsとの差に等しい周波数2 ΔF の信号成分2'として変換処理される。

【0041】

さらに、周波数Fsより高く周波数3Fs/2より低い周波数3Fpの成分3は、周波数Fsを周波数0の位置として周波数Fs/2以下の帯域にそのまま折り返され、周波数Fsとの差に等しい周波数(即ち周波数Fs/2より3 ΔF 低い周波数)の信号成分3'として変換処理される。

【0042】

以下同様に、Fpの偶数倍の周波数成分4、6、8は、それぞれ周波数2Fs、3Fs、4Fsを周波数0の位置として周波数Fs/2以下の帯域内に反転して折り返され、それぞれ周波数2Fs、3Fs、4Fsとの差に等しい周波数4 ΔF 、6 ΔF 、8 ΔF の信号成分4'、6'、8'として変換処理され、Fpの奇数倍の周波数成分5、7は、それぞれ周波数2Fs、3Fsを周波数0の位置として周波数Fs/2以下の帯域内で、それぞれ周波数2Fs、3Fsとの差に等しい周波数、即ち、周波数Fs/2よりそれぞれ5 ΔF 、7 ΔF だけ低い周波数の信号成分5'、7'として変換処理される。

【0043】

ここで、例えば、 $F_s/2$ が ΔF に等しいとき、奇数番目の成分 $1'$ 、 $3'$ 、 \dots 、 $7'$ は周波数 0 の位置で重なり、偶数番目の成分 $2'$ 、 $4'$ 、 \dots 、 $8'$ は周波数 $F_s/2$ の位置で重なる。

【0044】

また、 $F_s/2$ が $3\Delta F$ に等しいとすると、成分 $1'$ 、 $2'$ 、 $4'$ 、 $5'$ 、 $7'$ 、 $8'$ が周波数 $F_s/3$ の位置で重なり、成分 $3'$ 、 $6'$ が周波数 0 の位置で重なる。

【0045】

$F_s/2$ が $5\Delta F$ に等しいとすると、成分 $1'$ 、 $4'$ が周波数 $2F_s/5$ の位置で重なり、成分 $2'$ 、 $3'$ 、 $7'$ 、 $8'$ が周波数 $F_s/5$ の位置で重なる。

また、 $F_s/2$ が $7\Delta F$ に等しいとすると、成分 $1'$ 、 $6'$ 、 $8'$ が周波数 $6F_s/14$ で重なり、成分 $2'$ 、 $5'$ が周波数 $F_s/7$ で重なり、成分 $3'$ 、 $4'$ が周波数 $2F_s/7$ で重なる。さらに、 $F_s/2$ が $9\Delta F$ に等しいとすると、成分 $1'$ 、 $8'$ が周波数 $4F_s/9$ で重なり、成分 $2'$ 、 $7'$ が周波数 $F_s/9$ で重なり、成分 $3'$ 、 $6'$ が周波数 $2F_s/9$ で重なり、成分 $4'$ 、 $5'$ が周波数 $4F_s/9$ で重なる。

【0046】

一方、 $F_s/2$ が $2\Delta F$ に等しい場合、奇数番目の成分 $1'$ 、 $3'$ 、 \dots は周波数 $F_s/4$ の位置で重なり、偶数番目の成分 $2'$ 、 $4'$ 、 \dots は周波数 $F_s/2$ の位置で重なる。また、 $F_s/2$ が $4\Delta F$ に等しい場合、成分 $1'$ 、 $7'$ が周波数 $3F_s/8$ で重なり、成分 $2'$ 、 $6'$ が周波数 $F_s/4$ で重なり、成分 $3'$ 、 $5'$ が周波数 $F_s/8$ で重なる。

さらに、 $F_s/2$ が $6\Delta F$ に等しい場合、成分 $4'$ 、 $8'$ が周波数 $F_s/3$ で重なり、成分 $5'$ 、 $7'$ が周波数 $F_s/12$ で重なる。

【0047】

以下同様の検証を行うことで、 $F_s/2$ が ΔF の整数倍に等しいという条件の基では、 F_s の $N/2$ 倍を上限とする帯域内に入る信号成分の数が 8 の場合、 $F_s/2$ が ΔF の 8 以上の偶数倍か、17 以上の奇数倍であれば、周波数 $F_s/2$ 以下の帯域内に折り返された各成分 $1' \sim 8'$ の周波数が全て異なることが判る。

【0048】

これを一般化すれば、 $F_s/2$ が ΔF の整数倍に等しいという条件の基で、 F_s の $N/2$ 倍を上限とする帯域内に入る信号成分の数が n のとき、 $F_s/2$ が ΔF の n 以上の偶数倍か、 $2n-1$ 以上の奇数倍であれば、周波数 $F_s/2$ 以下の帯域内に折り返された n 個の成分の周波数は、互いに重ならないと言える。

【0049】

上記条件を満たす校正用信号 $r(t)$ を生成する信号発生器 25 の構成としては、図 4 に示すように、複数 M の正弦波発生器 $r_0 \sim r_{M-1}$ がそれぞれ出力する周波数 F_p 、 $2F_p$ 、 $3F_p$ 、 \dots 、 MF_p の正弦波信号 $r_0 \sim r_{M-1}$ を加算合成器 27 によって加算合成することで得られる。

【0050】

また、上記のような遅倍関係にある複数の信号成分を含む信号をより簡単な構成で発生させるためには、図 5 の (a) に示すように、幅 W_p で、周期 T_p ($= 1/F_p$) のパルス信号を用いることができる。

【0051】

このパルス信号には、図 5 の (b) のように、周波数 F_p の基本波成分と、周波数 $2F_p$ 、 $3F_p$ 、 \dots の各高調波成分が含まれており、单一のパルス信号源で上記の複数の周波数成分を含む校正用信号を生成することができる。

【0052】

ただし、図 5 の (b) に示しているように、パルス信号に含まれる各周波数成分のレベルは、 $1/W_p$ の周波数間隔で 0 となる周期性を有し、徐々に減衰する。

【0053】

上記した校正用信号に含まれる周波数成分としては、レベルが極端に小さくなると S/N が低下して解析を正しく行うことができなくなるので、ある程度の大きさが必要であり

、そのレベル差が少ないことが望ましい。

【0054】

さらに、上記のような高調波を用いた場合、サンプリング周波数 F_s の $N/2$ 倍を上限とする装置全体の入力周波数帯域を超える高次の高調波成分も存在し、しかもその帯域内の周波数成分のレベルが大きく且つレベル差が少なくしようとすると、帯域外の高次の高調波成分のレベルも必然的に大きくなる。

【0055】

よって理想的には、この帯域外の高次の高調波の折り返し成分が、帯域内の折り返し成分（所望の信号成分）の周波数と重ならないことが望ましい。

【0056】

この帯域外の高調波成分のうち、 $NF_s/2$ から十分離れた周波数のものは帯域制限用のフィルタで大きく抑圧できるが、 $NF_s/2$ に近いものはフィルタによる大きな抑圧効果は期待できない。したがって、現実的には、レベル差が所定以上あるものについては、周波数の重なりを許容するか、その周波数の成分を除外して補正情報を求める必要がある。

【0057】

ここで、実際に使用可能な校正用信号の一例を示す。

図6は、 $N=M=8$ 、サンプリング周波数 $F_s=125\text{MHz}$ のときに校正用信号として用いる $F_p=59.375\text{MHz}$ 、デューティ比 $(100 \times W_p / T_p) = 3.125$ のパルス信号のスペクトラム分布図である。

【0058】

この図において、 $N \cdot F_s/2 = 500\text{MHz}$ を上限とする帯域内に存在する黒丸で示した8つの周波数成分（番号1～8）が、校正に用いる信号成分であり、それらの各レベルはほぼ等しい。

【0059】

また、図7は、上記スペクトラム分布をもつパルス信号が、周波数 $F_s/2$ を上限とする帯域内に折り返された場合の図であり、番号1～8の成分は、それぞれ異なる周波数位置に折り返され、しかも、四角で示した9番～31番までの高次の成分（帯域外成分）とも重ならない。

【0060】

また、32番と8番、33番と7番については周波数が重なるが、重なったもの同士のレベル差が、校正時に要求される S/N 以上であれば問題なく、さらに高い S/N を要する場合には、帯域制限フィルタを用いて抑圧すればよい。34番以降の折り返し成分も1～8番の成分と周波数が重なる可能性があるが、 $F_s/2$ から離れているので帯域制限フィルタを用いて容易に抑圧できる。なお、重なったもの同士のレベル差が要求される S/N に満たない場合、その周波数成分を、後述のスペクトラム解析の対象から除外することもできる。

【0061】

また、上記したパルス信号の周波数 F_p を $1/2$ 倍にする、即ち、 $F_p=29.6875\text{MHz}$ 、デューティ比 $(100 \times W_p / T_p) = 1.5625$ の場合のスペクトラム分布は、図8のようになり、 500MHz を上限とする帯域内に存在する黒丸で示した16($=M$)個の周波数成分（番号1～16）が、校正に用いる信号成分であり、それらの各レベルはほぼ等しい。

【0062】

また、図9は、上記スペクトラム分布をもつパルス信号が、周波数 $F_s/2$ を上限とする帯域内に折り返された場合の図であり、番号1～16の成分は、それぞれ異なる周波数位置に折り返され、しかも、四角で示した17～63番までの折り返し成分とも重ならない。

【0063】

また、64番と16番、65番と15番、66番と14番、67番と13番は、それぞ

れ周波数が重なるが、前記同様に、重なったもの同士のレベル差が、校正時に要求されるS/N以上であれば問題なく、さらに高いS/Nを要する場合には、帯域制限フィルタを用いて抑圧すればよい。なお、68番以降の折り返し成分も1～16番の成分と周波数が一致する可能性があるが、Fs/2から離れているので帯域制限フィルタを用いて容易に抑圧できる。なお、重なったもの同士のレベル差が要求されるS/Nに満たない場合、その周波数成分を、後述のスペクトラム解析の対象から除外することもできる。

【0064】

一方、各A/D変換器120～12N-1から出力されるデジタル信号列X0～XN-1は、補正処理部30に入力される。

【0065】

補正処理部30は、補正情報メモリ35に予め記憶されている補正情報にしたがって、デジタル信号列X0～XN-1に対して同一特性のA/D変換処理が行われたときと等しい結果が得られるような所定の補正処理を行い、補正されたデジタル信号列y0～yN-1を信号切換器14に出力する。

【0066】

ここで、補正処理方法は、A/D変換装置20に要求される精度に応じた任意の処理を行うことができるが、具体的な例としては、全ての処理経路の振幅特性、位相特性を均一化する（例えば一つの処理経路の特性に他の全ての処理経路の特性を合わせる）ためにデジタルフィルタによるフィルタリング処理を行う。この場合、補正に必要な情報はデジタルフィルタのフィルタ係数であり、補正情報メモリ35には、各A/D変換器120～12N-1から出力されるデジタル信号列X0～XN-1に対して行うフィルタリング処理のフィルタ係数が記憶される。

【0067】

この補正処理部30によって補正されたデジタル信号列y0～yN-1を受けた信号切換器14は、補正処理に必要な時間だけ遅延したタイミングで、デジタル信号列y0～yN-1を順次選択して、時系列のデジタル信号列Y(n)として出力する。

【0068】

制御部40は、入力信号x(t)に対するA/D変換処理が要求されている期間は、スイッチ21を入力端子10a側に接続して、入力信号x(t)を信号分配器11へ入力させて、前記補正処理されたデジタル信号列y0～yN-1が時系列に並んだデジタル信号列Y(n)を出力端子10bから出力させる。なお、この動作中、制御部40は、信号発生器25の発振動作を停止させて、校正用信号r(t)がスイッチ21から信号分配器11側へリードするのを防いでいる。

【0069】

そして、外部からの指示あるいは予め決められたスケジュールにしたがって校正が要求されると、制御部40は、スイッチ21を信号発生器25側に接続して、校正用信号r(t)を信号分配器11へ入力させる。

【0070】

この校正用信号r(t)は、入力信号x(t)の場合と同様に、各A/D変換器120～12N-1でA/D変換され、その校正用信号r(t)に含まれる各周波数成分が、前記したように、周波数Fs/2を上限とする帯域内に折り返される。

【0071】

補正情報算出部41は、校正用信号r(t)に対して各A/D変換器120～12N-1が出力するデジタル信号列X0～XN-1を受け、スペクトラム解析処理（例えばFFT）を行い、前記した複数の信号成分の振幅、位相を求め、その振幅、位相および周波数に基づいて、補正処理に必要な補正情報を新たに求め、その新たに求めた補正情報で補正情報メモリ35の内容を更新する。

【0072】

例えば、周波数Fs/2を上限とする帯域内に折り返された複数の信号成分（前記1'～8'）について振幅V0(1)～V0(8)、V1(1)～V1(8)、……、VN-

$\Phi_1(1) \sim \Phi_{N-1}(8)$ および位相(初期位相) $\Phi_0(1) \sim \Phi_0(8)$ 、 $\Phi_1(1) \sim \Phi_1(8)$ 、 \dots 、 $\Phi_{N-1}(1) \sim \Phi_{N-1}(8)$ をスペクトラム解析によりそれ求める。

【0073】

ここで、振幅については、各処理経路について等しいことが理想であるが実際には誤差がある。

【0074】

ここで、例えば、A/D変換器120の出力に対するスペクトラム解析で得られた各周波数成分1'～8'の振幅 $V_0(1) \sim V_0(8)$ をそれぞれ基準とする振幅誤差(振幅比)を次のように求める。

【0075】

$$\Delta V(1, 1) = V_1(1) / V_0(1)$$

$$\Delta V(1, 2) = V_1(2) / V_0(2)$$

...

$$\Delta V(1, 8) = V_1(8) / V_0(8)$$

$$\Delta V(2, 1) = V_2(1) / V_0(1)$$

$$\Delta V(2, 2) = V_2(2) / V_0(2)$$

...

$$\Delta V(2, 8) = V_2(8) / V_0(8)$$

...

$$\Delta V(N-1, 1) = V_{N-1}(1) / V_0(1)$$

$$\Delta V(N-1, 2) = V_{N-1}(2) / V_0(2)$$

...

$$\Delta V(N-1, 8) = V_{N-1}(8) / V_0(8)$$

【0076】

また、位相については、各処理経路についてそれぞれサンプリングタイミング差と誤差を含んでいる。

【0077】

ここで、例えば、A/D変換器120の出力に対するスペクトラム解析で得られた各周波数成分1'～8'の位相 $\Phi_0(1) \sim \Phi_0(8)$ をそれぞれ基準とし、前記サンプリングタイミング差に相当する位相分 $\theta_i(j)$ を除いたあとの差分を次のように求める。

【0078】

$$\Delta \Phi(1, 1) = \Phi_1(1) - \Phi_0(1) - \theta_1(1)$$

$$\Delta \Phi(1, 2) = \Phi_1(2) - \Phi_0(2) - \theta_1(2)$$

...

$$\Delta \Phi(1, 8) = \Phi_1(8) - \Phi_0(8) - \theta_1(8)$$

$$\Delta \Phi(2, 1) = \Phi_2(1) - \Phi_0(1) - \theta_2(1)$$

$$\Delta \Phi(2, 2) = \Phi_2(2) - \Phi_0(2) - \theta_2(2)$$

...

$$\Delta \Phi(2, 8) = \Phi_2(8) - \Phi_0(8) - \theta_2(8)$$

...

$$\Delta \Phi(N-1, 1) = \Phi_{N-1}(1) - \Phi_0(1) - \theta_{N-1}(1)$$

$$\Delta \Phi(N-1, 2) = \Phi_{N-1}(2) - \Phi_0(2) - \theta_{N-1}(2)$$

...

$$\Delta \Phi(N-1, 8) = \Phi_{N-1}(8) - \Phi_0(8) - \theta_{N-1}(8)$$

【0079】

このようにして、一つのA/D変換器120の信号経路の特性を基準として得られた振幅誤差および位相誤差から、フィルタリング等による補正処理に必要な情報を求める。

【0080】

例えば、上記のように一つのA/D変換器120を基準とした差の周波数特性を算出し

、その周波数特性を逆FFT演算してインパルス応答を求め、必要精度のタップ数で切り出し、フィルタリング処理で用いるフィルタ係数とする。なお、この際必要に応じて補間処理を行い、インパルス応答の算出に必要なデータ数を確保する。

【0081】

また、サンプリングクロックの位相誤差は、上記算出された位相誤差に定常的に含まれることになるので、サンプリング制御部13から出力されるサンプリングクロックの位相を補正できるように構成し、上記算出された位相誤差内の定常誤差が最小となるようにサンプリングクロックの移相量を補正制御した上で、前記したデジタルフィルタのフィルタ係数を決定することもできる。

【0082】

このように実施形態のA/D変換装置20では、周波数F_sのN/2倍を上限とする帯域内に所定の周波数間隔で存在し、且つ各A/D変換器のサンプリングにより周波数F_sの1/2を上限とする帯域内に折り返されたときの周波数が互いに異なる複数の信号成分を同時に含む信号を、校正用信号r(t)として入力し、その校正用信号r(t)に対して各A/D変換器120～12N-1が outputする信号に対するスペクトラム解析処理を行い、複数の信号成分の振幅と位相を求め、その振幅と位相に基づいて、補正処理に必要な情報を求めて更新している。

【0083】

このため、従来のように單一周波数の正弦波信号を校正用信号とする方法に比べて、短時間に補正に必要な情報を得ることができ、入力信号に対する変換処理を長期間停止させることなく、校正が行える。

【0084】

したがって、信号監視処理を定常的に行うシステムで、環境変化の影響を受けやすい状況にある場合でも、入力信号に対する変換処理を犠牲にすることなく、高い変換精度を維持できる。

【0085】

例えば、図10の(a)に示しているように、入力信号x(t)に対する一定時間のA/D変換処理により得られたデジタル信号列Y(n)を図示しないメモリに蓄えてから、そのデジタル信号列Y(n)に対する解析処理等を行うという動作を繰り返すバッチ処理システムの場合、図10の(b)のように、解析処理を行っている間に、校正用信号を入力して補正に必要な補正情報を求めて更新することができ、常に高い精度で入力信号に対する変換処理を行うことができる。

【0086】

次に、補正処理部30の処理方法の一例について説明する。

一つの方法として、複数のA/D変換器の1つを基準とし、各信号経路それぞれの周波数特性と基準のA/D変換器の周波数特性との差の特性を満たすインパルス応答を有するフィルタの係数を、補正情報メモリ35のAD特性テーブルに予め記憶しておき、複数のA/D変換器から出力されるサンプル値およびAD特性テーブルに記憶されている係数に基づいて、サンプリングクロックを受けたA/D変換器がサンプル値を更新するタイミングに他のA/D変換器が変換処理をおこなったと仮定して得られるサンプル値を推定する方法が考えられる。この推定処理も各信号経路の周波数特性を均一化していることになり、補正処理に含まれる。

【0087】

また、その推定処理に加え、基準のA/D変換器と各A/D変換器の周波数特性の差をそれぞれ相殺する周波数特性を満たすインパルス応答を有するフィルタの係数を、予めイコライザ係数テーブルに記憶しておき、各推定手段から出力されるサンプル値に対して、等価処理部(イコライザ)がイコライザ係数テーブルに記憶されている係数に基づくフィルタリングをそれぞれ行なって、誤差補正されたサンプル値をそれぞれ出力する方法が考えられる。

【0088】

先ず、上記の補正処理の前提となる技術について説明する。

始めに、前記したN個のA/D変換器12のうちの任意のものを基準A/D変換器と定め、各A/D変換器毎に、入力端子10aからA/D変換器までの入力特性や変換特性およびサンプリング系の位相誤差特性をまとめて周波数特性を算出し、その各周波数特性と基準のA/D変換器についての周波数特性との差を求めて、これをミスマッチ特性と定義する。

【0089】

また、入力信号 $x(t)$ は、N個のA/D変換器を用いて実現する高速サンプリング周波数を F_s' ($= N \cdot F_s$)としたとき、 $0 \sim F_s' / 2$ で帯域制限されているとする。

【0090】

次に、各ミスマッチ特性を有するミスマッチ回路をそれぞれのA/D変換器の前段に挿入し、その周波数特性を $H_i(\omega)$ ($i = 0, 1, \dots, N-1$)と定義し、さらに、各ミスマッチ特性 $H_i(\omega)$ をキャンセルする仮想等価器のイコライズ特性 $G_i(\omega)$ を定義する。

【0091】

ここで、入出力信号が $0 \sim F_s'$ の周波数範囲に帯域制限されている条件下で、連続システムをサンプリング周期 T_s' ($= 1/F_s'$)で表される離散システムに置き換えた場合に、ミスマッチ特性 $H_i(\omega)$ およびイコライズ特性 $G_i(\omega)$ と等価な入出力特性を示すミスマッチ特性 $H_i^*(\omega)$ およびイコライズ特性 $G_i^*(\omega)$ を考え、これらの特性に対応するインパルス応答 $h_{i,u}$ および $g_{i,k}$ を次式によって算出する。なお、インパルス列の長さ u および k は、必要精度で加減する。

【0092】

$$G_i^*(\omega) = 1/H_i^*(\omega) \quad \dots \dots (1)$$

$$h_{i,u} = F^{-1} \{ H_i^*(\omega) \} \quad \dots \dots (2)$$

$$g_{i,k} = F^{-1} \{ G_i^*(\omega) \} \quad \dots \dots (3)$$

ただし、 $i = 0, 1, \dots, N$

記号 F^{-1} は、離散フーリエ逆変換演算を示す

【0093】

ここで、A/D変換器12₀を基準として、図11の等価回路について考察する。

各A/D変換器12₁～12_{N-1}は、基準のA/D変換器12₀に対するミスマッチ成分がミスマッチ回路特性に換算されているので、図11の等価回路に示すように、入力信号 $x(t)$ を基準のA/D変換器12₀の変換特性110で離散システムに変換した信号 $x(n)$ を、各A/D変換器についてのミスマッチ回路112₀～112_{N-1}に通過させた後に、誤差が無い理想A/D変換器130₀～130_{N-1}でA/D変換した場合と等価である。

【0094】

さらに、各理想A/D変換器130₀～130_{N-1}から順次出力されるデジタル値は、それぞれ仮想等価器131₀～131_{N-1}に入力され、個々のA/D変換器毎に定義されたイコライザ（インパルス応答 $g_{i,k}$ で定義される）で等価処理を実施した後、各仮想等価器131₀～131_{N-1}からサンプル値 $Y(n)$ として出力されることになる。

【0095】

なお、以下では説明を簡単化するために、基準のA/D変換特性110は、入力信号をそのまま出力に伝送しているものとするが、必要に応じてこの特性を補正してもよい。

【0096】

上記等価回路において、各ミスマッチ回路112₀～112_{N-1}の周波数特性を表すインパルス列の長さ u を等しく U で表せば、理想A/D変換器130₀～130_{N-1}の入力 $x_{i,n}$ は、次式で表される。

【0097】

$$x_{i,n} = \sum_u x(n-u) \cdot h_{i,u} \quad \dots \dots (4)$$

ただし、 $i = 0, 1, \dots, N-1$

記号 $u \Sigma$ は、 $u = - (U-1) \sim (U-1)$ までの総和を示す

【0098】

ここで、各A/D変換器 $120 \sim 12N-1$ のサンプリングタイミングと理想A/D変換器 $1300 \sim 130N-1$ のサンプリングタイミングを等しくすれば、理想A/D変換器 $1300 \sim 130N-1$ は、入力された値 x_i, n を周期TでA/D変換処理した後、各A/D変換器のサンプリングタイミングに合わせてサンプル値を仮想等価器 $1310 \sim 131N-1$ に出力するから、理想A/D変換器 1300 がP番目のサンプル値を出力するすれば、n番目に出力されるサンプル値は次式で表される $J(n)$ 番目の理想A/D変換器から出力されることになる。

【0099】

$$x_J(n), n = u \Sigma x(n-u) \cdot h_J(n), u \dots \dots \quad (5)$$

記号 $u \Sigma$ は、 $u = - (U-1) \sim (U-1)$ までの総和を示す

【0100】

ここで、 $J(n)$ は、Nを法とする正の値であり、

$$J(n) = n - P \bmod (N)$$

と表す。

【0101】

即ち、個々の理想A/D変換器は、入力された値 x_i, n に対して、N個おきにデータを仮想等価器に出力することになる。

【0102】

今、仮に理想A/D変換器が T_s' 毎にサンプル値を出力することにすれば、ミスマッチ回路から出力される値 x_i, n が、仮想等価器にそのまま入力されることになり、仮想等価器内部の対応するイコライザは、定義によりミスマッチ回路の特性を補正するように働くから、ミスマッチ回路およびイコライザの計算上の遅延が0となるように係数を定めれば、入力した値 $x(n)$ と同じ値のサンプル値 $Y(n)$ がN個の仮想等価器 $1310 \sim 131N-1$ から出力されることになる。

【0103】

理想A/D変換器が T_s' 毎にサンプル値を出力したと仮定したときに、仮想等価器 $1310 \sim 131N-1$ 内部のイコライザによる処理は、対応するA/D変換器毎に定められるイコライザのインパルス応答 g_i, k を用いて次式で定められる。

【0104】

$$Y(n) = k \Sigma x_J(n), n - k \cdot g_J(n), k \dots \dots \quad (6)$$

ただし、Kはイコライザのインパルス列の長さを示し、記号 $k \Sigma$ は、 $k = - (K-1) \sim K-1$ までの総和を示す

【0105】

ここで上式(6)が成立するためには、 $x_J(n), n - k$ について、 $k = - (K-1) \sim K-1$ に対して全ての値が必要であるが、実際の各A/D変換器は、前記したように、N個おきの値しか出力できない。

【0106】

そこで、他のA/D変換器のサンプル値を用いて、イコライズに必要なサンプル値を推定し、その後に式(6)の等価演算処理を行う。

【0107】

さらに、各仮想等価器 $1310 \sim 131N-1$ が算出したn番目の出力候補のうち、最も誤差が少なくなる $J(n)$ 番目(演算による遅延を0とした場合)の仮想等価器からの出力をサンプル値 $Y(n)$ として出力する。

【0108】

ここで、 $J(n)$ 番目のA/D変換結果を推定するために、 $J(n)$ 番目以外のA/D変換出力

$$x_J(n-r), n-r-k$$

ただし、 $r \neq q \times N$ ($q : 0, \pm 1, \pm 2, \dots$) の場合について考察する。

(0 1 0 9)

この場合、 $n - r$ 番目の値をもっているのは、 $(n - r - P) \bmod (N)$ 番目のA/D変換器であり、定義により $n - r$ 番目の入力値 $x_{(n - r)}$ は、イコライズされた出力値 $Y_{(n - r)}$ と等しい値であるから、次式が成り立つ。

$$\begin{bmatrix} 0 & 1 & 1 & 0 \end{bmatrix}$$

$$x(n-r) = Y(n-r) \\ = k \sum x_j(n-r), \quad n-r-k \cdot g_j(n-r), \quad k \dots \dots \quad (7) \\ \text{ただし、記号 } k \sum \text{は、 } k = -(K-1) \sim K-1 \text{ までの総和を示す}$$

【 0 1 1 1 】

また、式(4)において、理想A/D変換器がサンプリングタイミングをずらし、J(n)番目のA/D変換器がn-r番目のサンプリングを行なったと仮定して得られる推定サンプル値 $x_{I(n)}$ 、 $n-r$ は、以下のように得られる。

$$\begin{bmatrix} 0 & 1 & 1 & 2 \end{bmatrix}^T$$

ただし、記号 \sum_{11} は、 $u = -(U-1) \sim U-1$ までの総和を示す

$$\begin{bmatrix} 0 & 1 & 1 & 3 \end{bmatrix}$$

上記式(8)に式(7)を代入すれば、推定サンプル値 $x_j(n)$, $n-r$ が得られ、その得られた推定サンプル値に対して前記式(6)の処理を行うことで、N個のA/D変換器による出力値 $y(n)$ を得ることができる。

$$\begin{bmatrix} 0 & 1 & 1 & 4 \end{bmatrix}$$

図12は、上記前提技術に基づく補正処理を行う場合の構成（入力部は省略）を示すものであり、補正処理部30は、N個の推定手段310～31N-1とイコライザ320～32N-1によって構成されている。また、補正情報メモリ35は、AD特性テーブル36とイコライザ係数テーブル37によって構成されている。

[0 1 1 5]

各A/D変換器 $12_0 \sim 12_{N-1}$ の出力は、補正処理部30の推定手段 $31_0 \sim 31_{N-1}$ にそれぞれ入力される。

$$\begin{bmatrix} 0 & 1 & 1 & 6 \end{bmatrix}$$

各推定手段 $31_0 \sim 31_{N-1}$ は、それぞれが N 個の A/D 変換器 $12_0 \sim 12_{N-1}$ の出力と、サンプリング制御部 $13'$ からの指定信号 ADNUM を受けている。

【 0 1 1 7 】

各推定手段 $31_0 \sim 31_{N-1}$ は、タイミング信号 C_t で示されるタイミング毎に、入力された N 個のサンプル値、指定信号 $ADNUM$ および後述する AD 特性テーブル 36 の係数とに基づいて、予め決定した推定値算出処理により定まる数 E （ 3 点のサンプリング点を用いて推定値を得る場合に $E = 1$ 以上となり、 1 点のサンプリング点を用いて推定値を得る場合には $E = 0$ 以上となる）個前のサンプリングタイミングで、 A/D 変換器がサンプリング動作したと仮定したときのサンプル値を推定する。

[0 1 1 8]

例えは、3点のサンプリング点を用いて推定を行なう場合には、更新されたサンプル値をもつA/D変換器の番号をa (ADNUM=a) とし、Nを法とする正の数b、cを次式によって求める。

[0 1 1 9]

$$\begin{array}{llll} b = a - 1 & \text{mod } (N) & \dots \dots & (1 \ 1 \ a) \\ c = a - 2 & \text{mod } (N) & \dots \dots & (1 \ 1 \ b) \end{array}$$

$$\begin{bmatrix} 0 & 1 & 2 & 0 \end{bmatrix}$$

そして、 $i = b$ のとき、推定サンプル値 W_i, n を、
 $W_i, n = x_b, n \dots \dots (12a)$
 とする。

【0 1 2 1】

また、 $i \neq b$ のとき、推定サンプル値 $W_{i, n}$ を、次の演算で求める。

【0 1 2 2】

$$\begin{aligned} W_{i, n} = & x_b, n \cdot h_{i, 0} / h_b, 0 \\ & + x_a, n \cdot (h_{i, 0} / h_a, 0) \\ & \cdot \{ (h_{i, -1} / h_{i, 0}) - (h_b, -1 / h_b, 0) \} \\ & + x_c, n \cdot (h_{i, 0} / h_c, 0) \\ & \cdot \{ (h_{i, 1} / h_{i, 0}) - (h_b, 1 / h_b, 0) \} \\ & \cdots (12b) \end{aligned}$$

【0 1 2 3】

上記式で、 $h_{i, -1}$ 、 $h_{i, 0}$ 、 $h_{i, 1}$ は、AD特性テーブル 3 6 に予め記憶されている係数である。また、上記式 (12b) の第1項は主に振幅誤差に関わる項、第2項および第3項は主に位相誤差に関わる項である。

【0 1 2 4】

各推定手段 3 1 から出力された推定サンプル値 W は、それぞれイコライザ 3 2 0 ~ 3 2 $N-1$ に入力される。

【0 1 2 5】

各イコライザ 3 2 0 ~ 3 2 $N-1$ は、入力された推定サンプル値 W に対して、後述するイコライザ係数テーブル 3 7 に記憶されている係数（フィルタ係数）を用いて等価演算処理を行って、その結果、即ち、基準の A/D 変換器に対して誤差補正されたサンプル値 y を、タイミング信号 C_t で示されるタイミングでそれぞれ信号切換器 1 4' に出力する。

【0 1 2 6】

信号切換器 1 4' は、各イコライザ 3 2 0 ~ 3 2 $N-1$ から出力されるサンプル値を受け、指定信号 AD NUM で指定された値（ここでは $AD NUM = a$ ）、推定値算出処理によって定まる数 E およびイコライザ係数テーブル 3 7 を定義する際に定められるオフセット値 a_0 を用いてイコライザを指定する値 e を、

$$e = a - E - a_0 \bmod (N)$$

の計算により求め、指定信号 AD NUM で指定された値 a に対して e 番目のイコライザ 3 2 e の出力結果 $y_{e, n}$ を選択して、最終の A/D 変換結果 $Y(n)$ として出力する。

【0 1 2 7】

なお、得られる A/D 変換結果は、推定値算出処理により理論計算より $E + a_0$ 分のサンプリングタイミングだけ遅延して得られる。

【0 1 2 8】

一方、AD特性テーブル 3 6 には、サンプリング周期 T_s' ($= T_s / N$) で表される離散システムで考慮した場合の入力端子 1 0 a から各 A/D 変換器の出力端までの周波数特性に対する基準の A/D 変換器との周波数特性の差 $H_{i*}(\omega)$ （前記した振幅誤差 ΔV 、位相誤差 $\Delta \Phi$ を含み複素数で表される関数）を 3 ポイントのインパルス応答で単純化された係数が予め記憶されている。

【0 1 2 9】

補正情報算出部 4 1 は、前記校正信号入力時に得られた各信号成分のスペクトラム解析結果に基づいて、上記周波数特性の差の特性 $H_{i*}(\omega)$ を、基準 A/D 変換器についての周波数特性 $H_{0*}(\omega)$ および各 A/D 変換器 1 2 0 ~ 1 2 $N-1$ についての周波数特性 $H_{0i*}(\omega)$ から次式によって算出する。なお、差の特性は計算上では以下のように比となる。

【0 1 3 0】

$$H_{i*}(\omega) = H_{0i*}(\omega) / H_{0*}(\omega) \cdots (13)$$

【0 1 3 1】

次に、サンプリング定理を満たす範囲において、逆 FFT 演算により周波数特性 $H_{i*}(\omega)$ と等価なインパルス応答を求め、そのインパルス応答から得られるフィルタ係数をもつ FIR フィルタを設計する。ただし、前記等価なインパルス応答をもつフィルタの設

計に際しては、設計されるN個のフィルタ全てに共通する絶対遅延量 τ_0 （秒）を任意に設定した後に、個々のフィルタ設計を行う。

【0132】

得られるフィルタの係数を時系列順に、…、 $h_{i,-1}$ 、 $h_{i,0}$ 、 $h_{i,1}$ 、…（ただし、 $i = 0, 1, 2, \dots, N-1$ ）と表した場合、絶対遅延量 τ_0 は、係数 $h_{i,0}$ の絶対値が最大となり、かつ設計するN個のFIRフィルタの係数を考慮した場合に、係数の2乗の総和 $\sum (h_{i,-1})^2$ と $\sum (h_{i,1})^2$ がほぼ等しい値となるように絶対遅延量 τ_0 を設定する。

【0133】

次に、得られた係数の中から、係数列 $h_{i,-1}$ 、 $h_{i,0}$ 、 $h_{i,1}$ で示される値を用いて図13に示すA/D特性テーブル36を作成する。

【0134】

このA/D特性テーブル36は、例えばテーブル位置 $(i, -1)$ には $h_{i,-1}$ を、テーブル位置 $(i, 0)$ には $h_{i,0}$ を、テーブル位置 $(i, 1)$ には $h_{i,1}$ を対応させる。

【0135】

一方、イコライザ係数テーブル37は、前記した式(13)で算出した周波数特性の差 $H_i * (\omega)$ を基に、次式により周波数特性 $G_i * (\omega)$ を算出する。

【0136】

$$G_i * (\omega) = 1 / H_i * (\omega) \quad \dots \dots (14)$$

ただし、 $H_i * (\omega) \neq 0$

【0137】

そして、サンプリング定理を満たす範囲では、周波数特性 $G_i * (\omega)$ と等価なインパルス応答をもつイコライザ（フィルタ）をi番目のA/D変換器に対応するイコライザと定義し、そのイコライザに要求されるフィルタ係数を求めてイコライザ係数テーブル37に予め用意しておく。ただし、この等価なインパルス応答をもつフィルタの設計に際しては、設計されるN個のフィルタ全てに共通する絶対遅延 τ_1 （秒）を設定した後に、個々のフィルタ設計を行う。

【0138】

得られるフィルタの係数を時系列順に、…、 $g_{i,-1}$ 、 $g_{i,0}$ 、 $g_{i,1}$ 、…と表した場合、全フィルタに共通する絶対遅延量 τ_1 の設定値は任意であるが、イコライザ係数テーブル27の設計においては、係数 $g_{i,0}$ の絶対値が最大となり、かつ設計するN個のフィルタ係数の2乗の総和 $\sum (g_{i,-1})^2$ と $\sum (g_{i,1})^2$ がほぼ等しくなるように絶対遅延量 τ_1 を設定する。

【0139】

次に、得られた係数の中から、 $|g_{i,M1}| < \varepsilon$ （ここで ε は、予め定められた許容誤差）を満足する最小値 $M1$ を決定し、同様にして $|g_{i,M2}| < \varepsilon$ を満足する最大値 $M2$ を決定し、係数列 $g_{i,M1}, \dots, g_{i,-1}, g_{i,0}, g_{i,1}, \dots, g_{i,M2}$ を用いて、図14のように、イコライザ係数テーブル37を作成する。この場合、例えばテーブル位置 $(i, M1)$ には $g_{i,M1}$ を、テーブル位置 $(i, M1+1)$ には $h_{i,M1+1}$ を対応させ、以後同様に、テーブル位置 $(i, M2)$ まで順に対応させる。

【0140】

このとき、設計される推定手段31、イコライザ32の時間応答に合わせて、前記したオフセット値 $a_0 = 1$ （構成する回路の絶対遅延量により異なる）を決定する。

【0141】

なお、このイコライザ係数テーブル37を作成する際に、位相誤差の周波数特性に対してその高域側が小さくなるような窓関数（例えばコサインテーパ窓）を乗じて補正することで、収束が早いインパルス応答が得られる。これにより、必要なフィルタ係数の数を減らすことができ、構成を簡単化でき、イコライズ処理の遅延量を減らすことができる。

【0142】

次に、上記構成のA/D変換装置20の動作を図15、図16に基づいて説明する。

図15の(a)のように入力端子10aに入力された入力信号x(t)は、スイッチ21を介して信号分配器11に入力され、N本の信号経路に分岐されて、各A/D変換器120~12N-1に入力される。

【0143】

各A/D変換器120~12N-1は、図15の(b1)~(bN)のように、サンプリング制御部13'から出力されるクロックC0~C12をそれぞれ受けて、それぞれの入力信号x0(t)~xN-1(t)に対するA/D変換処理をほぼTs'時間ずつ遅れたタイミングに順次行い、その変換処理によって得られたサンプル値X0,P,X1,P+1, ..., XN-1,P+N-1を、図15の(c1)~(cN)のようにそれぞれ出力する。

【0144】

ここで、サンプリングタイミング順に番号を付け、P番目のサンプリングでは、A/D変換器120がA/D変換処理を行ってそのサンプル値を更新したと定義し、その更新されたサンプル値をX0,Pと表すとする。

【0145】

このとき、サンプリング制御部13'は図15の(d)、(e)に示すように、A/D変換結果の更新タイミングに合わせて、サンプル値を更新したA/D変換器120を指定する指定信号ADNUM(例えばADNUM=0とする)と、入力信号に対するサンプリングタイミングを示すタイミング信号Ctを出力する。

【0146】

他のA/D変換器121~12N-1は変換結果を更新しないので、P番目のサンプリングが行われる前から保持している値を出力している。

【0147】

即ち、

$$X_1, P = X_1, P-1, X_2, P = X_2, P-1, \dots,$$

$$X_{N-1}, P = X_{N-1}, P-1$$

となる。

【0148】

次のP+1番目のサンプリングタイミングには、ADNUM=1となり、A/D変換器121のサンプル値が更新され、他のA/D変換器120、122~12N-1は、P番目のサンプリングタイミングのときと同じ値を出力する。

【0149】

以後同様に各A/D変換器120~12N-1による変換処理が順番に行われ、N-1番目のA/D変換器12N-1のサンプル値が更新された後に、再び0番目のA/D変換器120によるサンプル値の更新がなされ、上記動作が循環的に繰り返される。

【0150】

各推定手段310~31N-1は、前記したように、サンプル値が更新されていないA/D変換器がそのタイミングでサンプリング動作したと仮定したときのサンプル値を、更新されたサンプル値を用いて推定する。

【0151】

例えば、Nが3以上の場合で、一つの推定手段310についてみると、図16に示すように、A/D変換器121によりP+1番目のサンプル値が更新されたタイミングでは、各A/D変換器について一つ前のサンプリングタイミングでP番目のサンプル値の推定が可能となる。推定手段310のP番目の推定サンプル値W0,Pとしては、A/D変換器120がサンプル値X0,Pを既にもっているから、この値をそのまま出力する。即ち、前記式(12a)のi=b=0の場合に相当する。

【0152】

また、その次のP+2番目のサンプリングタイミングにおける推定サンプル値W0,P+1は、そのサンプリングタイミングに更新されたA/D変換器122のサンプル値X2

， $P + 2$ と、一つ前のサンプリングタイミングのサンプル値 X_1 ， $P + 1$ と、さらにその一つ前のサンプリングタイミングのサンプル値 X_0 ， P と、AD特性テーブル36の係数とを用いて、前記式(12b)の $i \neq b$ の場合で示す演算式にしたがって算出する。

【0153】

さらに、その次の $P + 3$ 番目のサンプリングタイミングにおける推定サンプル値 W_0 ， $P + 2$ は、そのサンプリングタイミングに更新されたA/D変換器123のサンプル値 X_3 ， $P + 3$ と、一つ前のサンプリングタイミングのサンプル値 X_2 ， $P + 2$ と、さらにその一つ前のサンプリングタイミングのサンプル値 X_1 ， $P + 1$ と、AD特性テーブル36の係数とを用いて、前記式(12b)の $i \neq b$ の場合で示す演算式にしたがって算出する。

【0154】

以下同様の推定処理がなされて、その推定サンプル値が時系列に並んだサンプル列 W_0 ， P ， W_0 ， $P + 1$ ， … がイコライザ320に出力される。

【0155】

他の推定手段 $31_1 \sim 31_{N-1}$ についても同様の推定処理がなされ、その推定サンプル値 W_m ， P ， W_m ， $P + 1$ ， … ($m = 1, 2, \dots, N-1$) がそれぞれイコライザ321～32 $N-1$ に出力される。

【0156】

イコライザ321～32 $N-1$ は、それぞれ入力される推定サンプル値 W に対して、イコライザ係数テーブル37の係数による等価処理(フィルタリング)を行い、基準のA/D変換器について周波数特性に対して誤差補正されたサンプル値 y_i ， P ， y_i ， $P + 1$ ， … ($i = 0, 1, \dots, N-1$) を信号切換器14' にそれぞれ出力する。

【0157】

信号切換器14' は、A/D変換器を指定する指定信号ADNUMに対して前記したオフセット値 e 分だけずれたタイミングにその指定信号ADNUMで指定されるA/D変換器に対応するイコライザ32の出力値を順次選択して、その選択値が時系列に並んだデジタル信号列 $Y(n)$ を出力する。

【0158】

このようにして得られた最終のA/D変換結果 $Y(n)$ は、各A/D変換器12の変換処理で実際に得られたサンプル値と各推定手段31で推定算出されたサンプル値からなるサンプル列を、それぞれイコライザ32によって誤差補正しているため、信号分配器11や配線等を含むA/D変換器間の周波数特性差による誤差の影響を格段に低減することができる。そして、この推定処理とイコライズ処理からなる補正処理に用いるフィルタ係数を、校正信号入力時に前記補正情報算出部41により新たに求めて更新することで、変換誤差の少ない状態を維持することができる。

【0159】

また、各イコライザ32が输出するサンプル列のうち、同一サンプリングタイミングで得られる最も誤差の少ないサンプル値が信号切換器14' によって選択されるようにしているので、時間波形解析や周波数スペクトラムによる解析誤差を大幅に改善することができる。

【0160】

次に、上記構成のA/D変換装置20の特性例を示す。

図17の(a)、(b)は、 $N=4$ で、周波数10MHzの正弦波を入力信号として、上記実施形態と前記した従来装置10とに与えたときに得られたデジタル信号列 $Y(n)$ と入力信号に対する誤差 $E(n)$ の時間波形を示したものである。

【0161】

図17の(a)に示す実施形態の時間波形は、図17の(b)に示している従来装置の時間波形に対して、誤差がほとんど発生していないことが判る。

【0162】

また、図18は、周波数10MHzの正弦波を入力信号したときに、上記実施形態の装

置と従来装置が出力するデジタル信号列Y(n)に対するFFT解析を行って得られた周波数スペクトラム波形を示したものである。

【0163】

図18の(b)に示している従来装置のスペクトラム波形では、10MHzの基本波以外に、およそ41MHz、61MHz、93MHzの周波数近傍に大きな(基本波に対して約-40dB)スプリアスが発生しているのに対し、図18の(a)に示す実施形態のスペクトラム波形は、基本波の10MHz以外のスプリアス成分は観測されていない。

【0164】

また、図19は、周波数98MHzの正弦波を入力信号したときに、実施形態の装置と従来装置とが出力するデジタル信号列Y(n)に対するFFT解析を行って得られた周波数スペクトラム波形を示したものである。

【0165】

図19の(b)に示している従来装置のスペクトラム波形では、98MHzの基本波以外に、およそ4MHz、47MHz、56MHzの周波数近傍に大きな(基本波に対して約-40dB)スプリアスが発生しているのに対し、図19の(a)に示す実施形態のA/D変換装置20のスペクトラム波形は、基本波の98MHz以外に、およそ4MHz、47MHz、56MHzの周波数近傍にノイズレベルより僅かに大きい(基本波に対して約-85dB)スプリアス成分のみが観測されるだけである。

【0166】

このように、補正処理部30において、上記した推定処理とイコライズ処理を行うことにより得られたデジタル信号列は、時間波形の誤差や周波数スペクトラムのスプリアスの要因となる誤差分が大きく低減されていることが判り、この補正処理に必要な情報前記したように短時間に取得できるようにしたので、極めて高い精度を維持した状態でA//D変換処理が可能となる。

【0167】

なお、前記したように推定手段31は、対応するA/D変換器自身がサンプリング動作しないときに、他のA/D変換器のサンプル値とAD特性テーブル36の係数に基づいてサンプル値を推定出力しているので、図20に示すように、イコライザ32および信号切換器14'を省略し、各A/D変換器12のサンプル値を唯一の推定手段31に入力して、その推定手段31が出力する推定サンプル値Wをそのまま最終のA/D変換結果Y(n)として出力端子10bから出力することも可能である。

【0168】

このように構成した場合、装置構成を格段に簡略化できる。また、従来装置に比べてスプリアスの発生を約30dB改善できることが確認されている。

【0169】

また、上記実施形態では、3つのA/D変換結果からサンプル値を推定していたが、推定が必要なサンプル値のサンプリングタイミングに更新された1つのA/D変換結果からサンプル値を推定してもよい。

【0170】

この場合、前記式(12b)の第1項目において、 $b = a$ とした計算式だけを用いて推定することが可能になり、算出処理を高速化できる。また、この場合でも、従来装置に比べてスプリアスの発生を約40dB改善できることが確認されている。

【0171】

また、 $N = 2$ の場合、2つのA/D変換器120、121が交互にA/D変換処理を行うため、3つのサンプル値で推定を行う場合には、A/D変換器121の更新前のサンプル値 $X_{1, P-1}$ を対応する推定手段311のメモリ(図示せず)に記憶しておき、A/D変換器121の更新後のサンプル値 $X_{1, P+1}$ が得られたときに、それらの2つのサンプル値 $X_{1, P-1}$ 、 $X_{1, P+1}$ と、他方のA/D変換器120のサンプル値 $X_{0, P}$ から、サンプル値 $X_{1, P-1}$ 、 $X_{1, P+1}$ の中間のタイミングのサンプル値 $W_{1, P}$ を推定算出すればよく、これは他方のA/D変換器120についても同様である。

【0172】

また、図21に示すように、各A/D変換器 $12_0 \sim 12_{N-1}$ にそれぞれ入力されるクロック $C_0 \sim C_{N-1}$ の位相を調整する位相調整手段 $51_0 \sim 51_{N-1}$ （例えはラインストラッチャ等）を設けて、サンプリング周波数の上限($F_s' / 2$)で各クロック信号の位相を理想値に設定することで、非線型誤差を減少させることができ、このように位相調整を行うことで、前記したように、A/D変換処理で得られた1つのサンプル値からサンプル値を推定する場合でも、変換誤差を小さくすることができる。

【0173】

また、このようにサンプリングのタイミング誤差を低減することで、イコライザ32のタップ長（前記したM1、M2の大きさ）を短くでき、イコライザ32自身を簡単に構成することができる。

【0174】

以上、補正処理および補正情報の一例を説明したが、他の補正処理を用いる場合であっても、本発明を同様に適用することができる。

【0175】

また、前記実施形態の信号分配器11は、入力される信号を常時複数のA/D変換器 $12_0 \sim 12_{N-1}$ に出力するものとしているが、その場合、入力される信号の電力の1/Nずつが各A/D変換器 $12_0 \sim 12_{N-1}$ に入力されることになり、Nが大きい場合には、A/D変換器の入力レベル範囲を有效地に使用できなくなる。これを改善するために増幅器を用いて信号を増幅する構成にすると、その増幅器の特性のバラツキがインタリーブ方式のA/D変換装置の誤差要因として追加されることになり、補正処理が複雑化とともに、精度が低下する。

【0176】

このような場合には、図22に示す信号分配器11のように、入力信号を選択的にA/D変換器 $12_0 \sim 12_{N-1}$ に出力するスイッチ回路11aと、各サンプリングクロック $C_0 \sim C_{N-1}$ を受ける毎にスイッチ回路11aを順次切り換える切換回路11bとで構成し、各A/D変換器 $12_0 \sim 12_{N-1}$ のうち、サンプリング動作を行うものにだけ選択的に入力信号を与えるようにする。

【0177】

このように構成すれば、誤差要因となる増幅器を用いることなく、入力信号を低損失で各A/D変換器 $12_0 \sim 12_{N-1}$ に与えることができ、入力レベル範囲を有效地に利用でき、精度が向上する。

【図面の簡単な説明】

【0178】

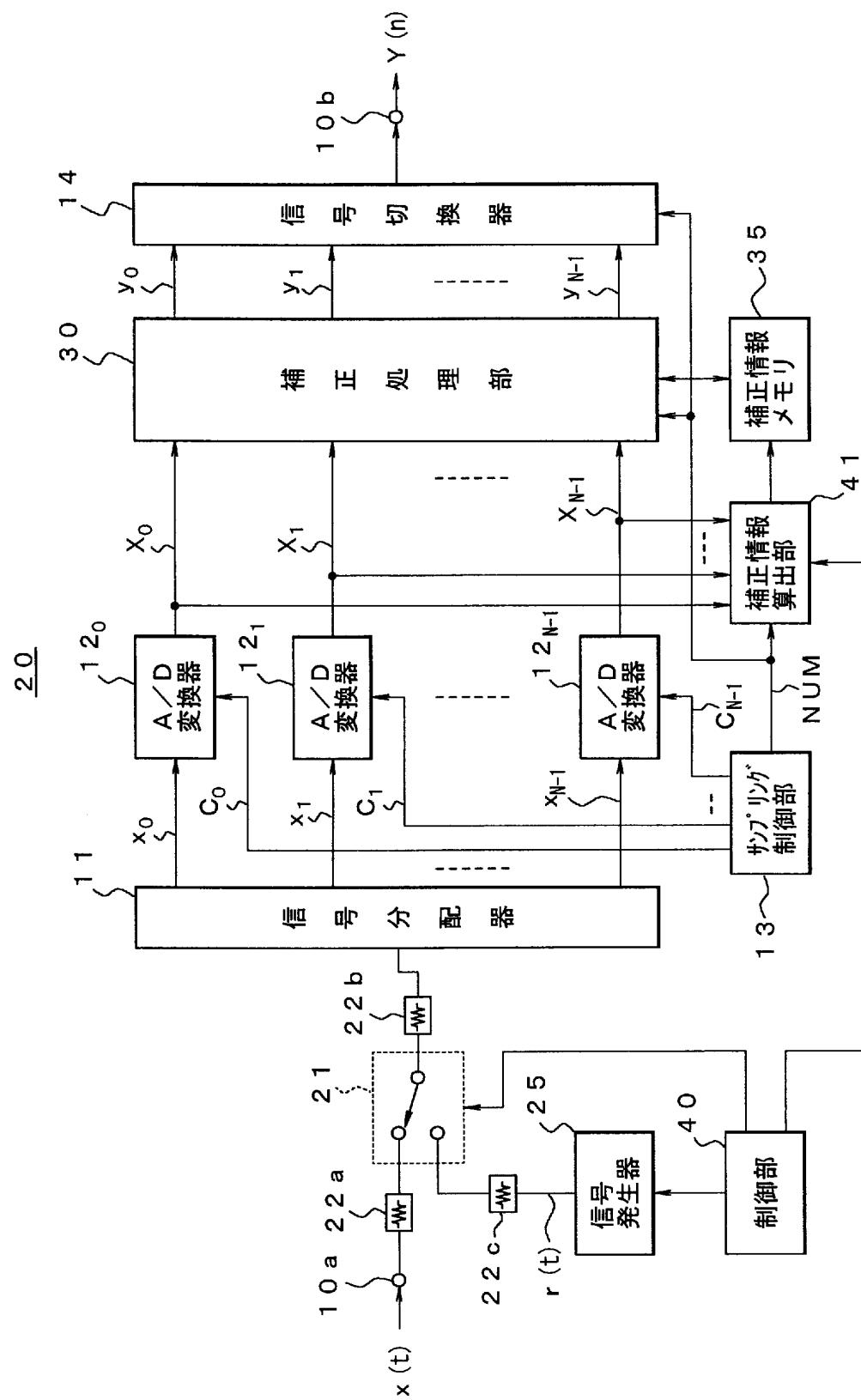
- 【図1】本発明の実施形態の構成を示す図
- 【図2】実施形態の要部の変形例を示す図
- 【図3】校正用信号のスペクトラム例を示す図
- 【図4】要部の構成例を示す図
- 【図5】校正用信号の波形とスペクトラムを示す図
- 【図6】校正用信号の入力時のスペクトラムを示す図
- 【図7】図6の校正用信号の折り返されたスペクトラムを示す図
- 【図8】校正用信号の入力時のスペクトラムを示す図
- 【図9】図8の校正用信号の折り返されたスペクトラムを示す図
- 【図10】実施形態の装置による処理の一例を示す図
- 【図11】補正処理の前提技術を説明するための図
- 【図12】補正処理の実施形態の構成を示す図
- 【図13】メモリのテーブル図
- 【図14】メモリのテーブル図
- 【図15】実施形態の動作説明図
- 【図16】実施形態の動作説明図

- 【図 1 7】実施形態の特性を示す図
- 【図 1 8】実施形態の特性を示す図
- 【図 1 9】実施形態の特性を示す図
- 【図 2 0】他の実施形態を示す図
- 【図 2 1】クロックに対する位相調整手段を付加した例を示す図
- 【図 2 2】信号分配器の他の構成例を示す図
- 【図 2 3】従来装置の構成を示す図
- 【図 2 4】従来装置の動作説明図

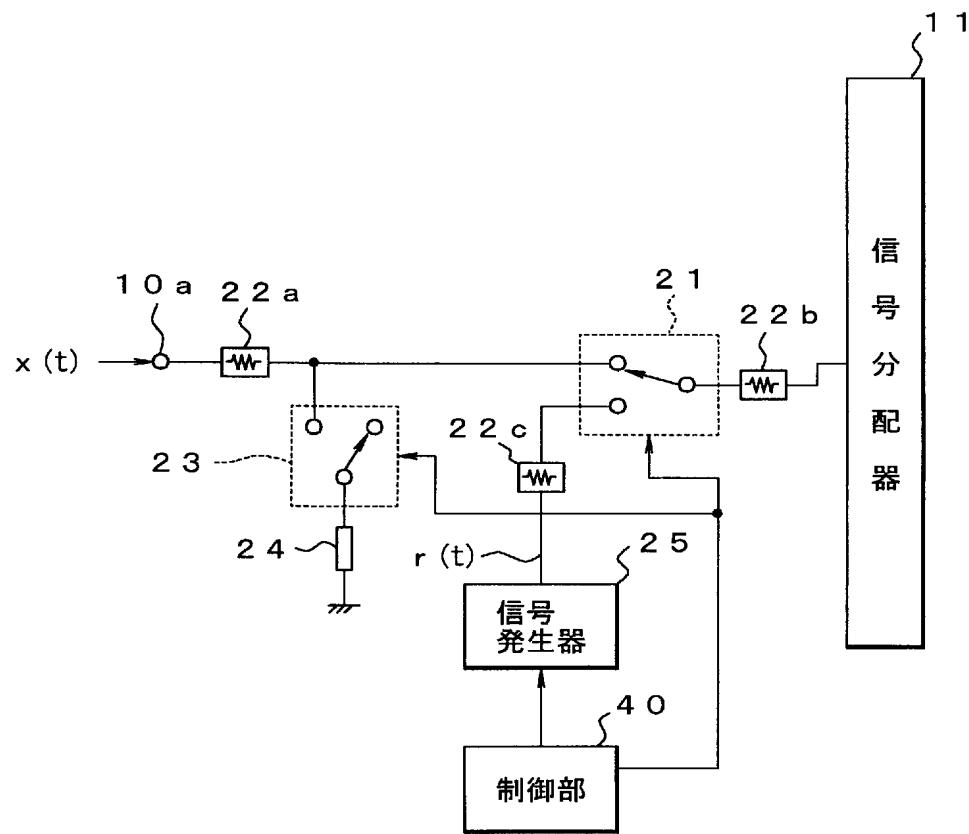
【符号の説明】

【0 1 7 9】

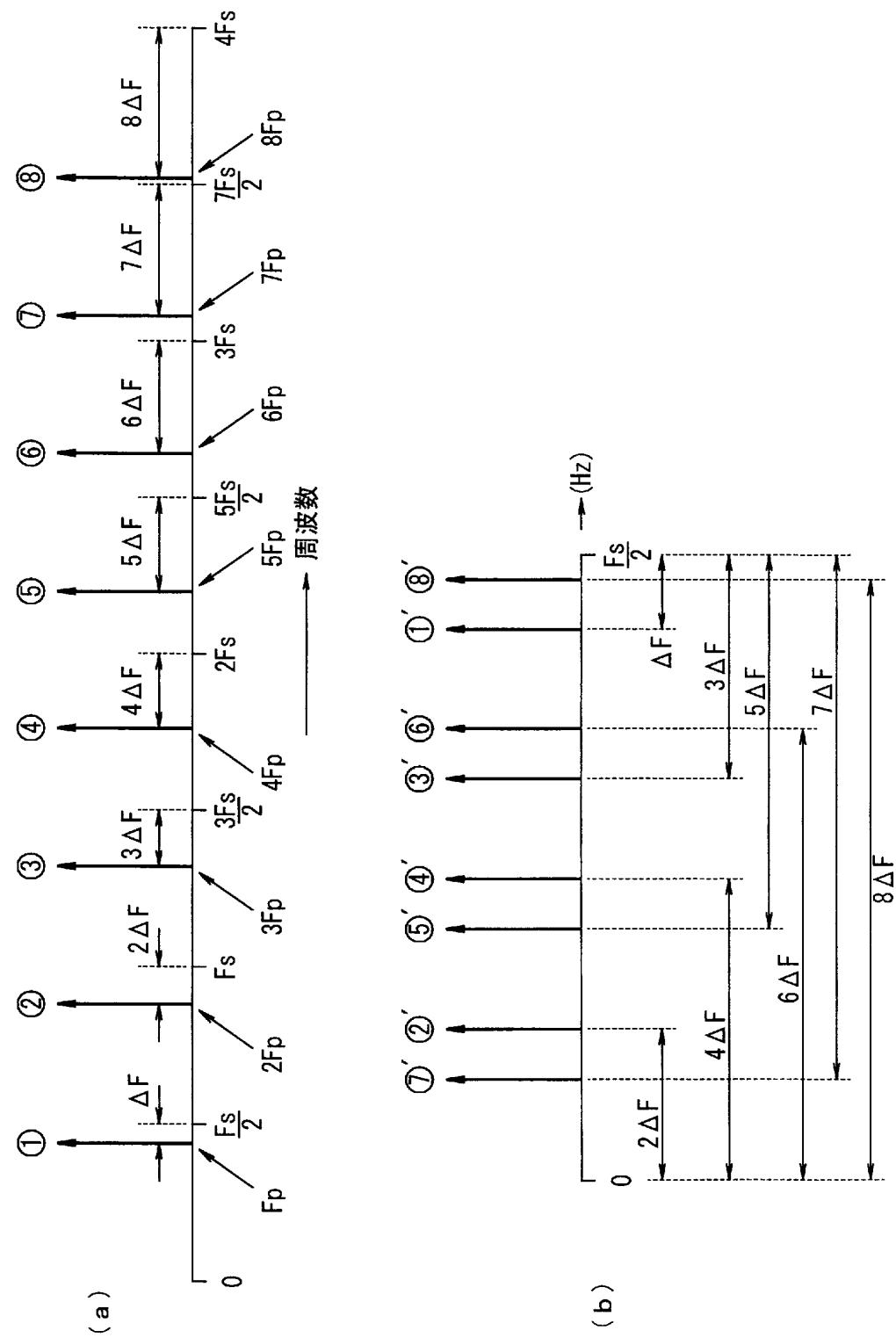
1 0 a … 入力端子、1 0 b … 出力端子、1 1 … 信号分配器、1 2 … A／D 変換器、1 3、1 3' … サンプリング制御部、1 4、1 4' … 信号切換器、2 0 … A／D 変換装置、2 1 … スイッチ、2 2 a～2 2 c … 減衰器、2 5 … 信号発生器、2 6 … 正弦波発生器、2 7 … 加算合成器、3 0 … 補正処理部、3 1 … 推定手段、3 2 … イコライザ、3 5 … 補正情報メモリ、3 6 … A D 特性テーブル、3 7 … イコライザ係数テーブル、4 0 … 制御部、4 1 … 補正情報算出部、5 1 … 位相調整手段



【図 2】

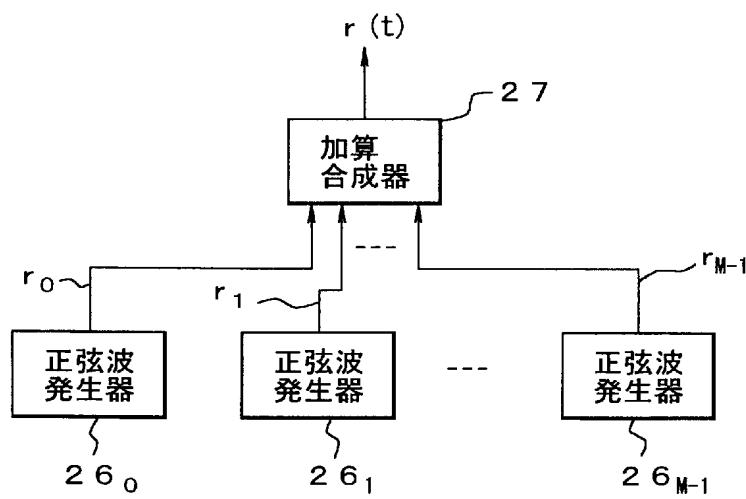


【図 3】

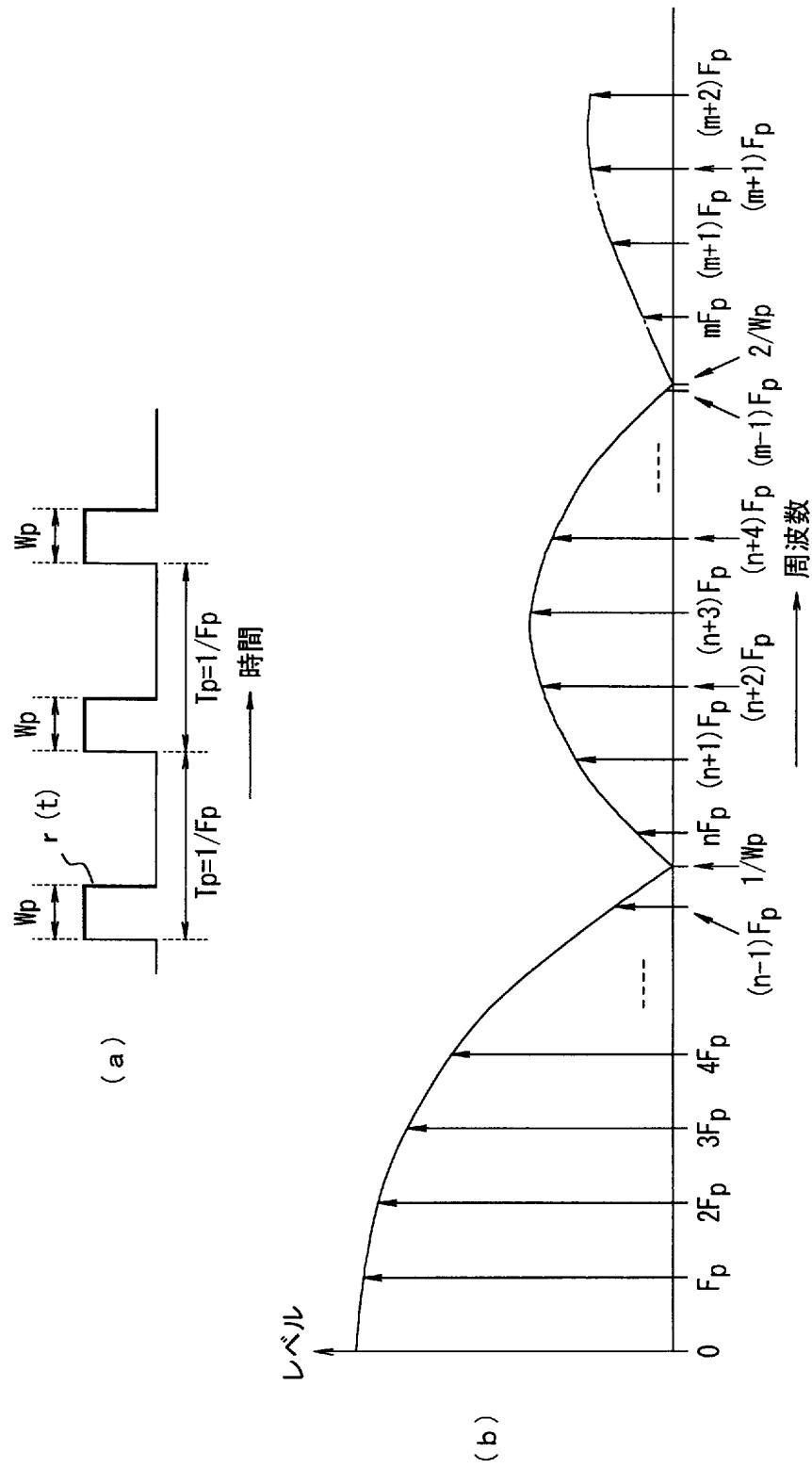


【図 4】

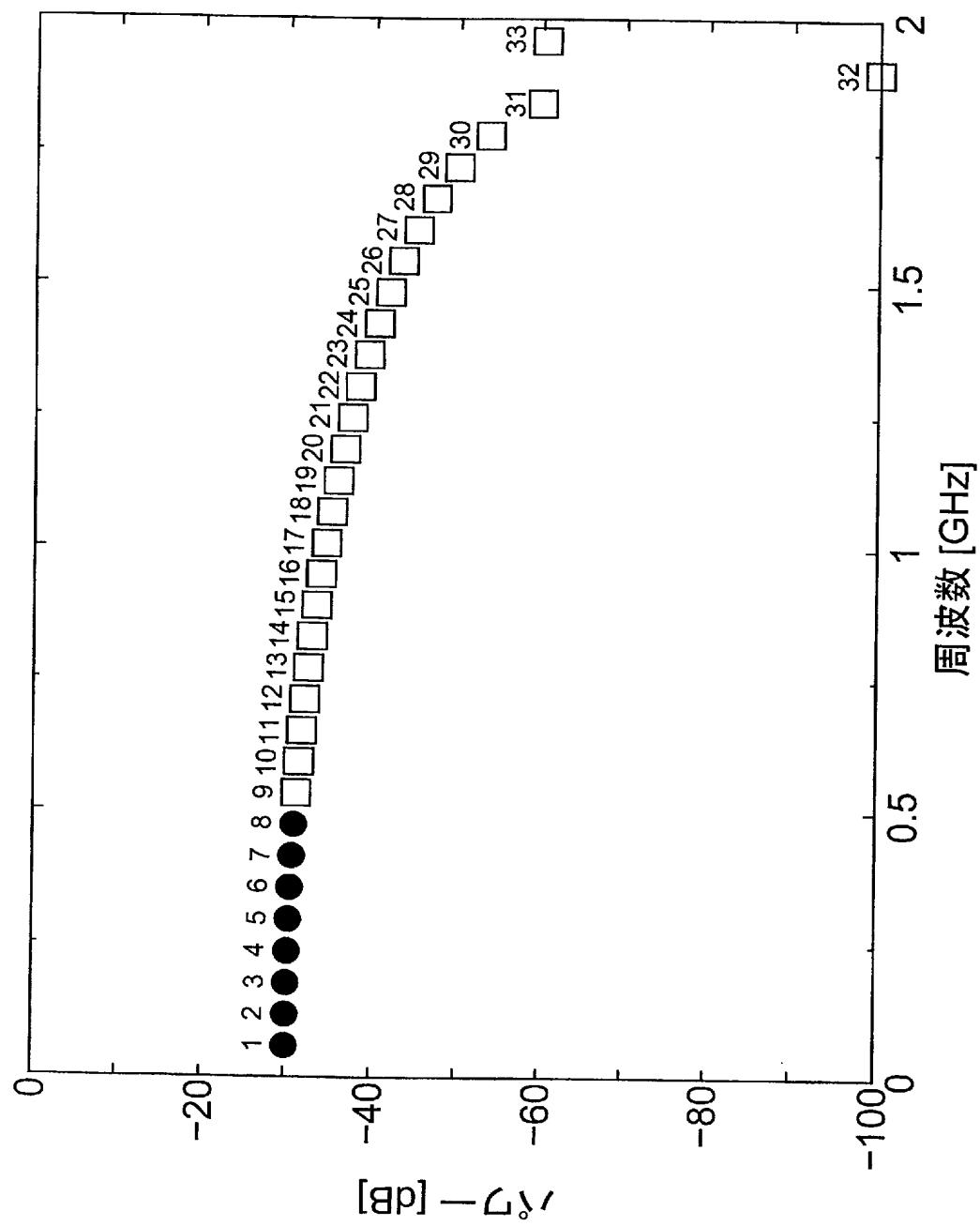
2 5



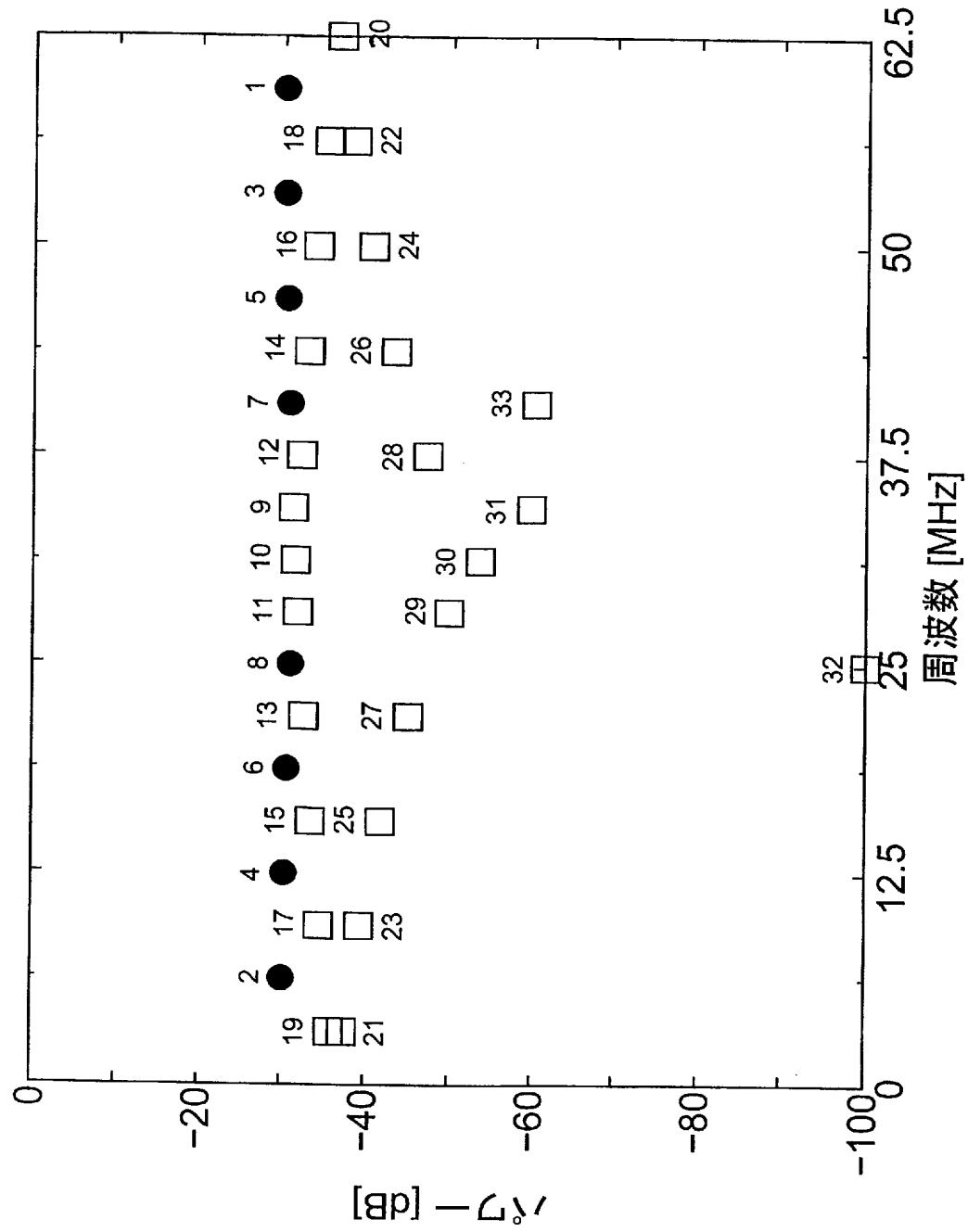
【図 5】



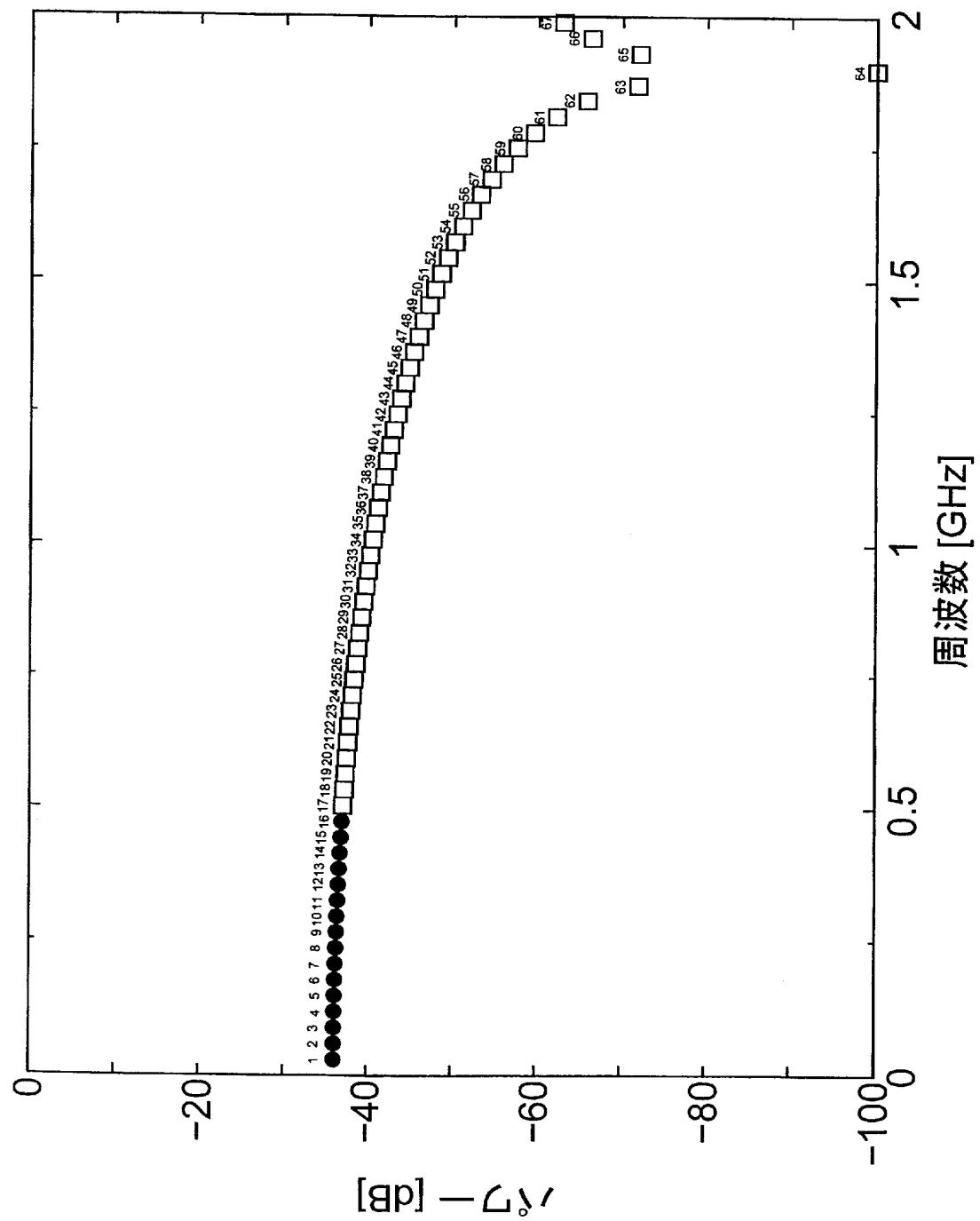
【図 6】



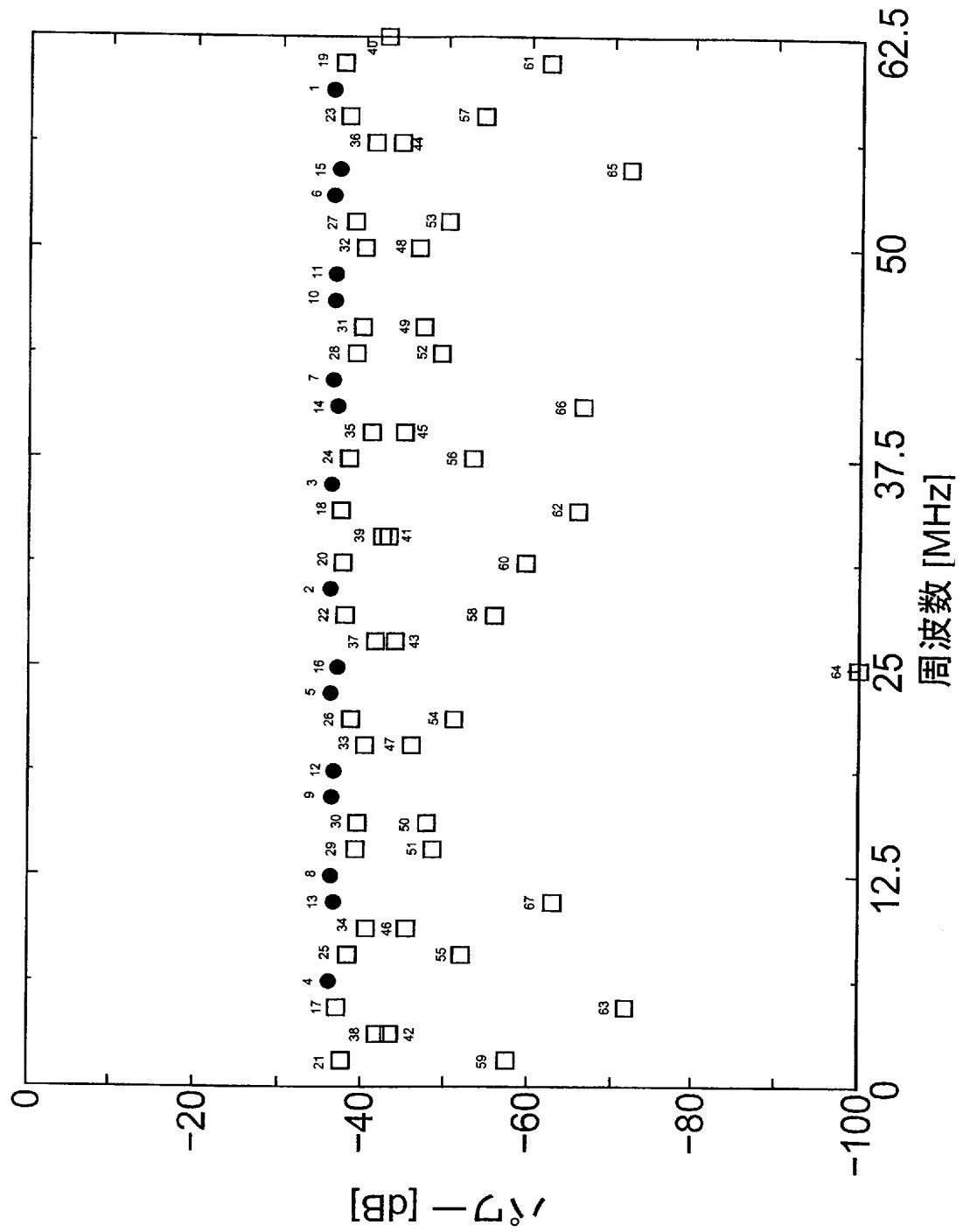
【図 7】



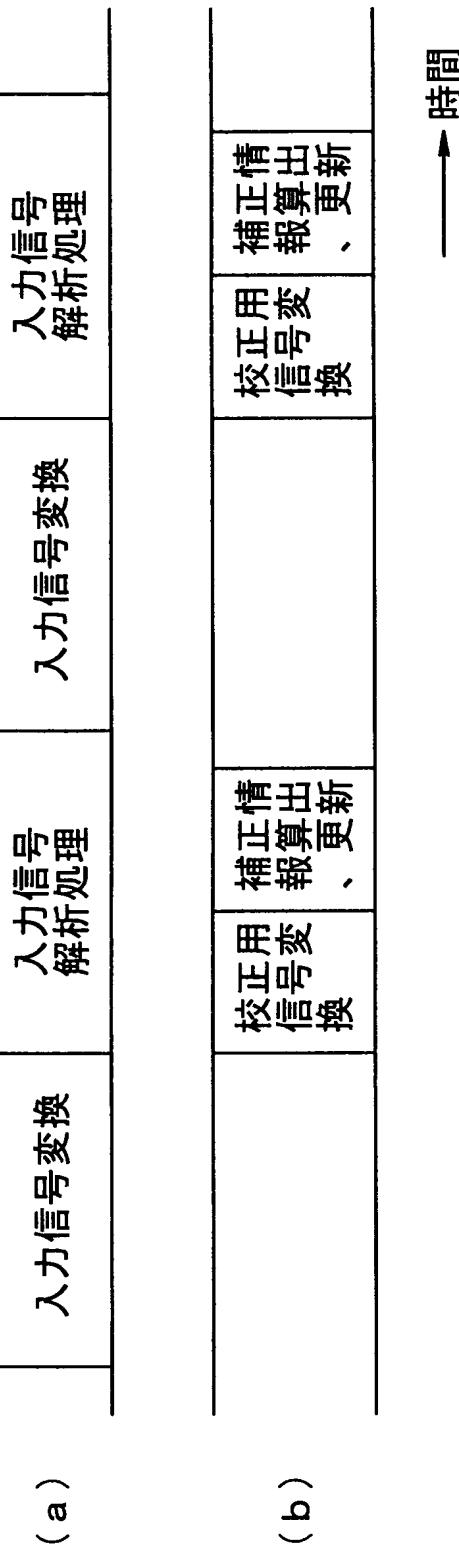
【図 8】



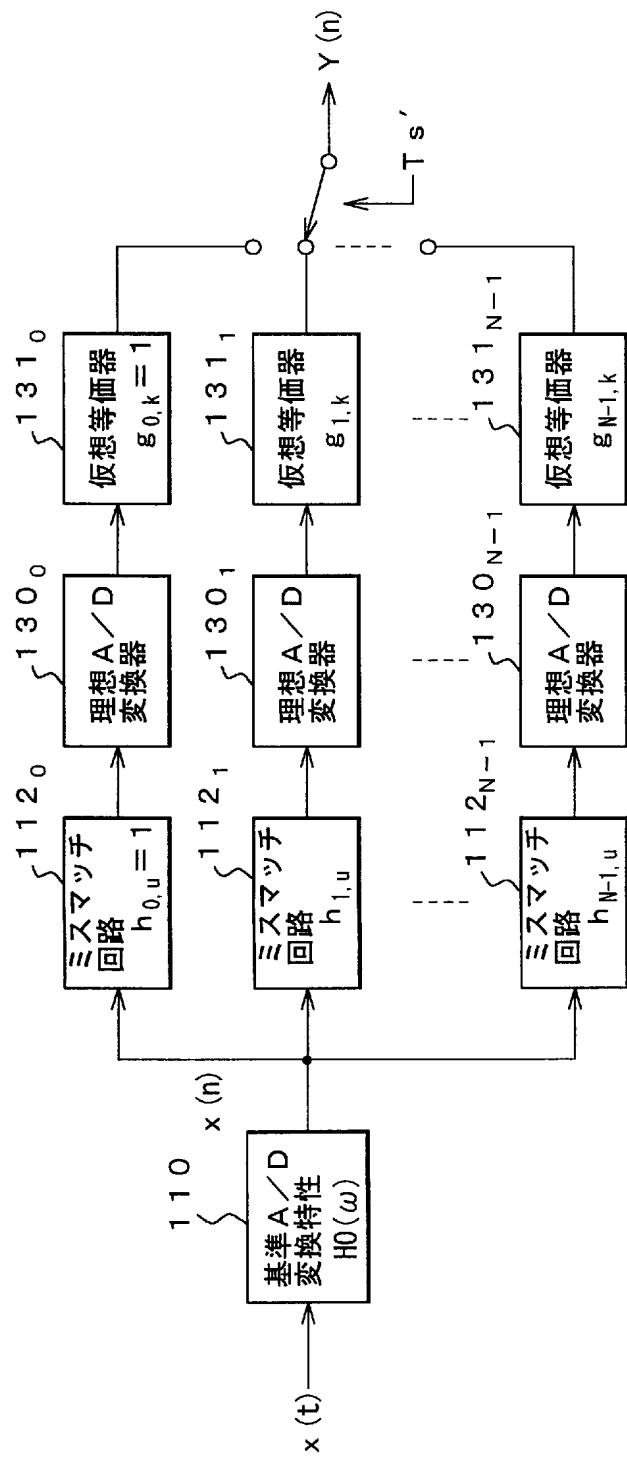
【図9】



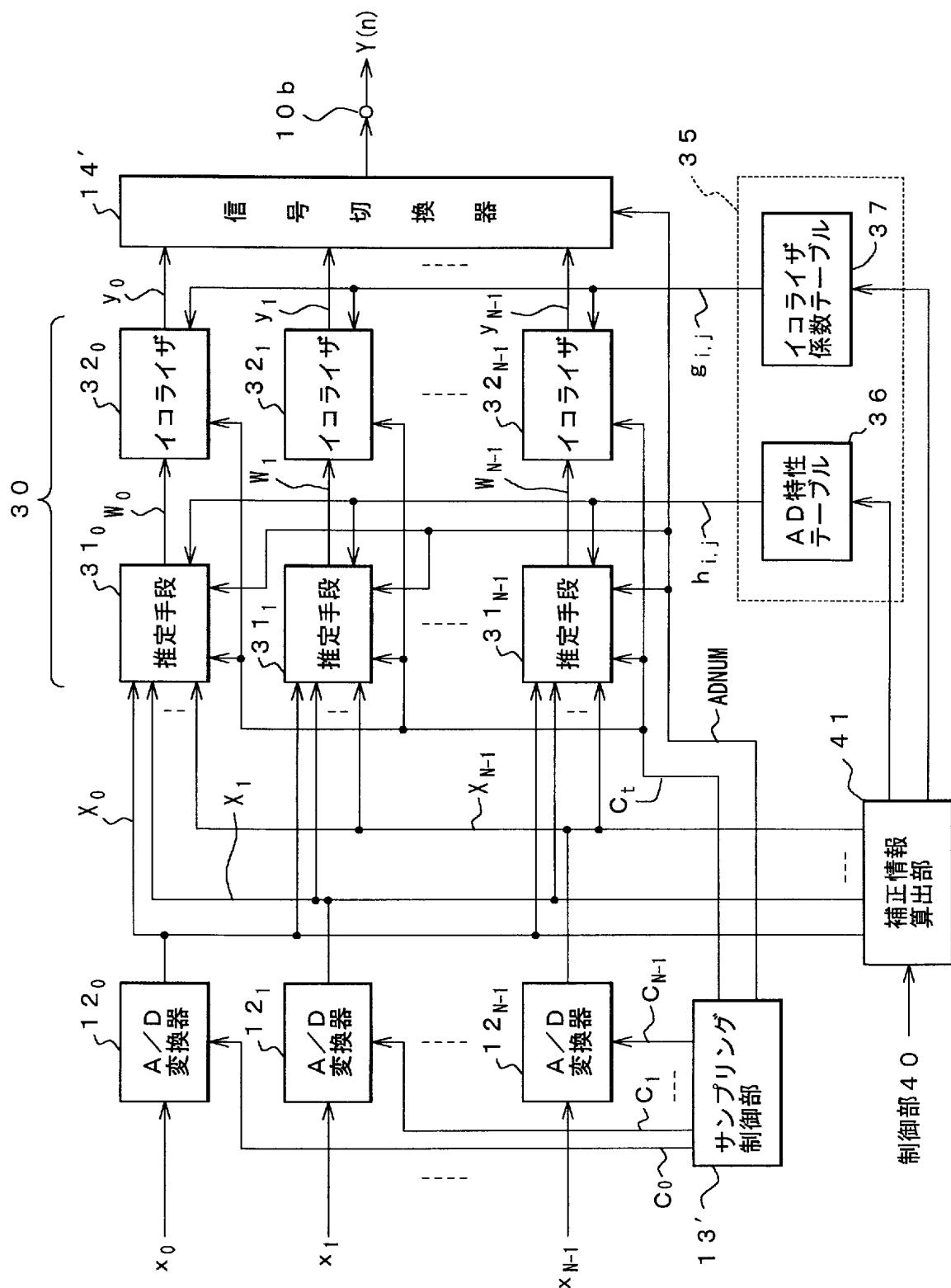
【図 10】



【図 1-1】



【図 1 2】



【図 1 3】

3 6

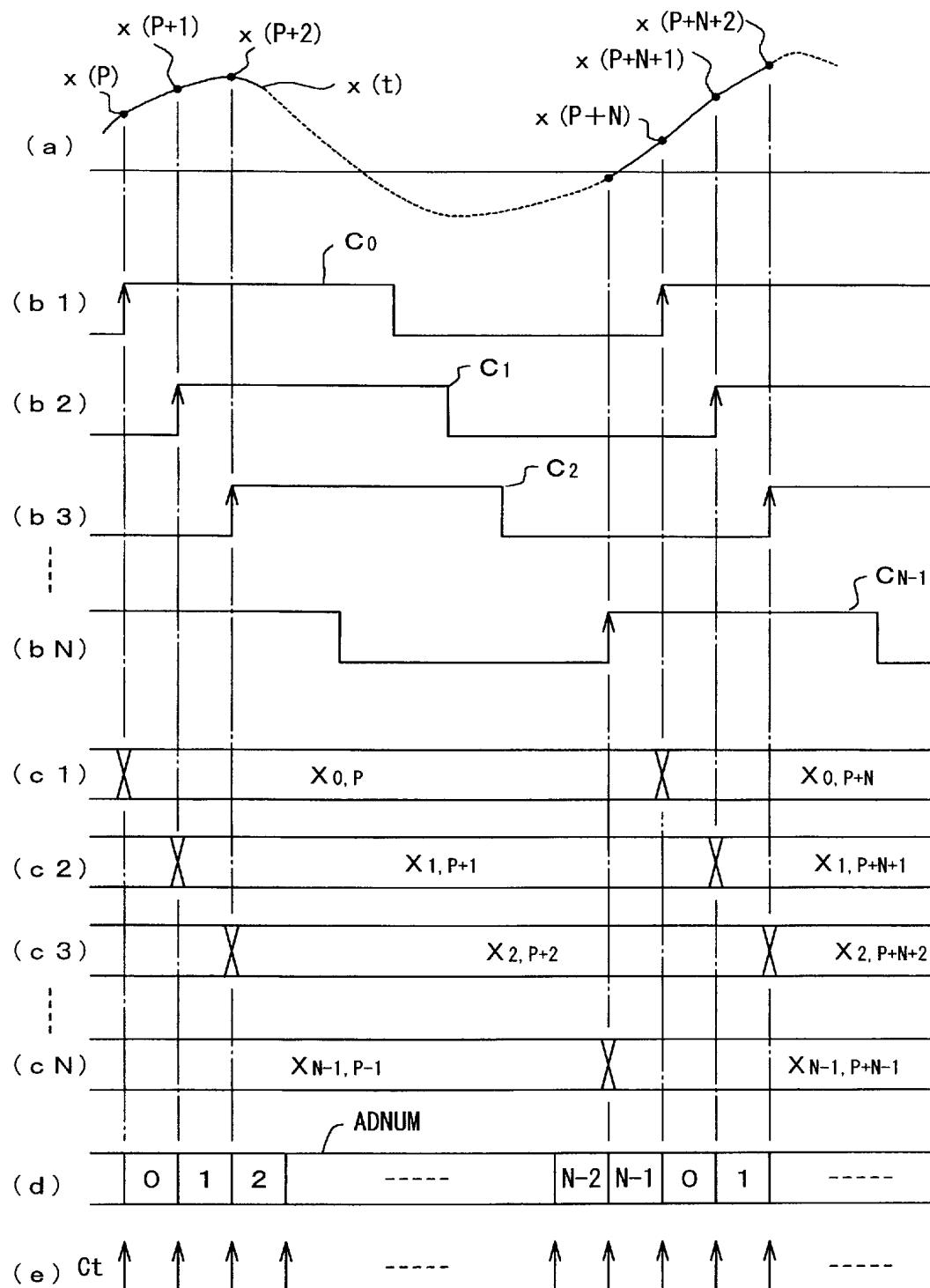
| $i \backslash j$ | -1 | 0 | 1 |
|------------------|---------------|--------------|--------------|
| 0 | $h_{0, -1}$ | $h_{0, 0}$ | $h_{0, 1}$ |
| 1 | $h_{1, -1}$ | $h_{1, 0}$ | $h_{1, 1}$ |
| 2 | $h_{2, -1}$ | $h_{2, 0}$ | $h_{2, 1}$ |
| ⋮ | ⋮ | ⋮ | ⋮ |
| $N - 1$ | $h_{N-1, -1}$ | $h_{N-1, 0}$ | $h_{N-1, 1}$ |

【図 1 4】

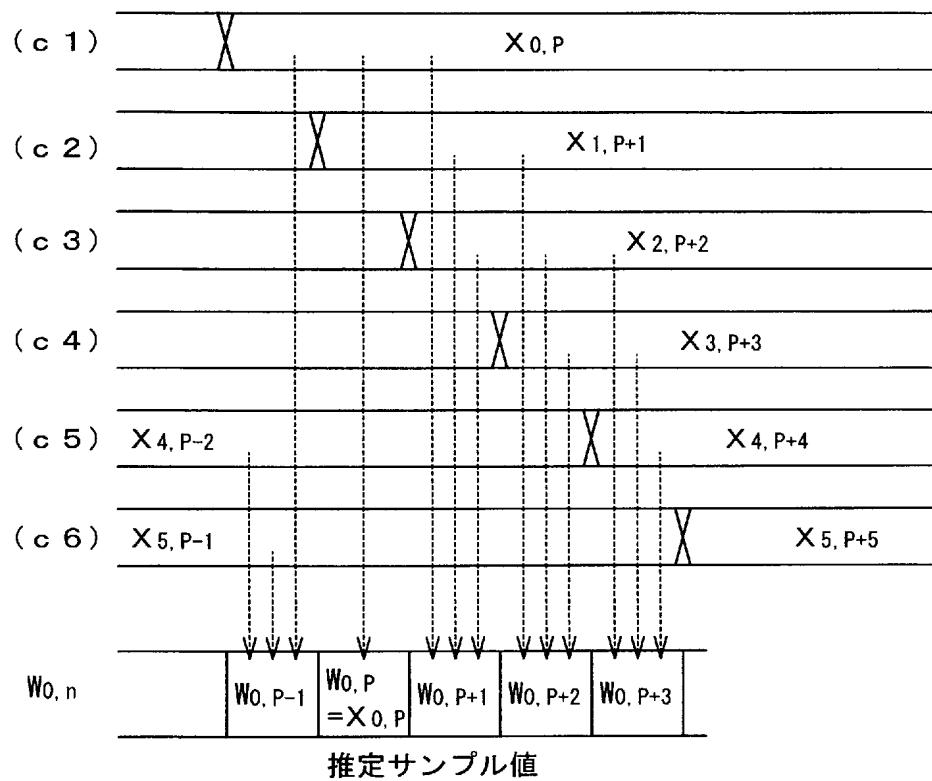
3 7

| $i \backslash j$ | M 1 | --- | -1 | 0 | 1 | --- | M 2 |
|------------------|---------------|-----|---------------|--------------|--------------|-----|---------------|
| 0 | $g_{0, M1}$ | --- | $g_{0, -1}$ | $g_{0, 0}$ | $g_{0, 1}$ | --- | $g_{0, M2}$ |
| 1 | $g_{1, M1}$ | --- | $g_{1, -1}$ | $g_{1, 0}$ | $g_{1, 1}$ | --- | $g_{1, M2}$ |
| 2 | $g_{2, M1}$ | --- | $g_{2, -1}$ | $g_{2, 0}$ | $g_{2, 1}$ | --- | $g_{2, M2}$ |
| ⋮ | ⋮ | ⋮ | ⋮ | ⋮ | ⋮ | ⋮ | ⋮ |
| $N - 1$ | $g_{N-1, M1}$ | --- | $g_{N-1, -1}$ | $g_{N-1, 0}$ | $g_{N-1, 1}$ | --- | $g_{N-1, M2}$ |

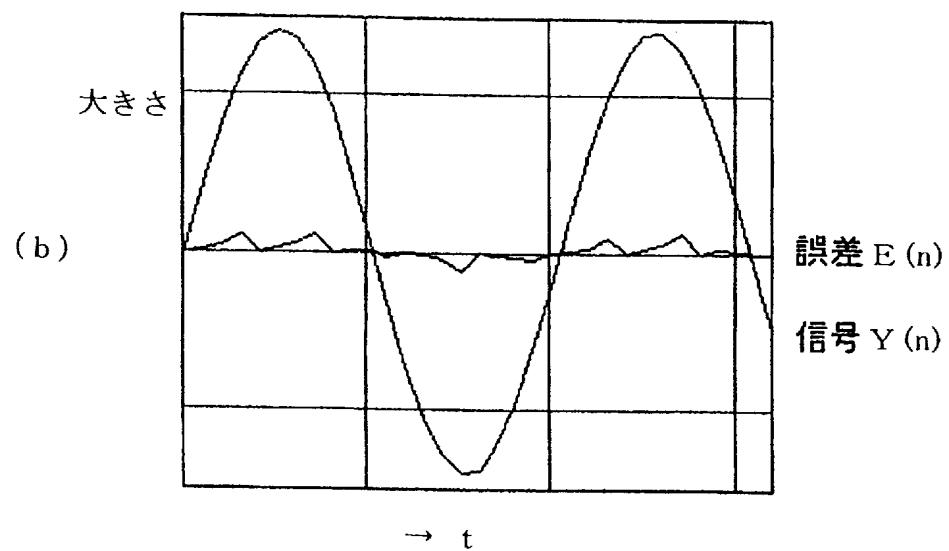
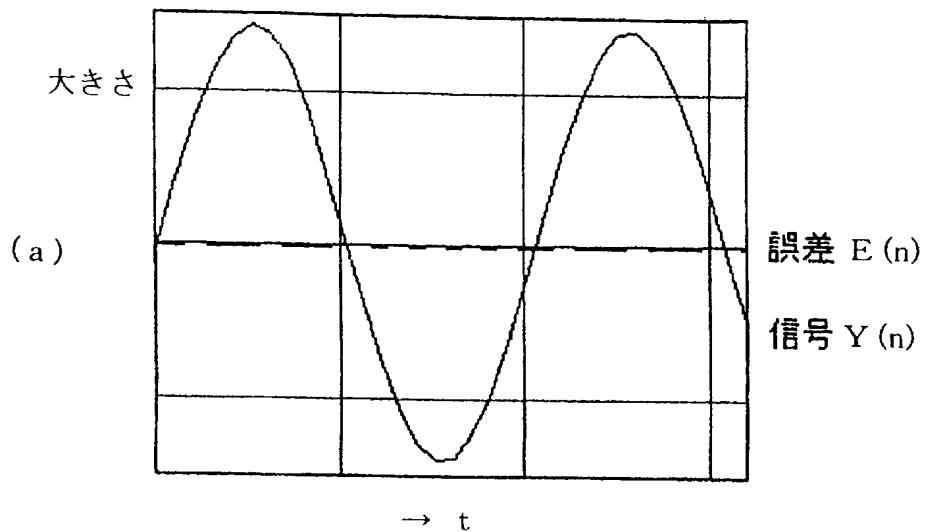
【図 1 5】



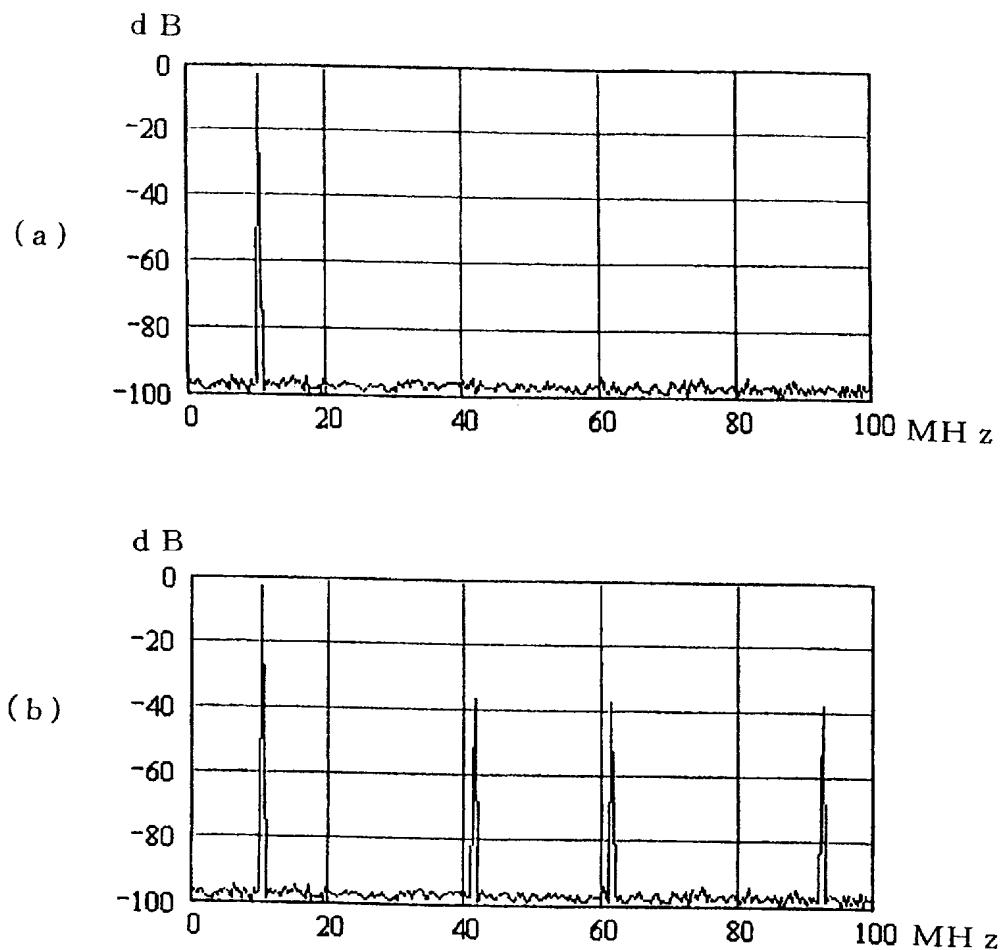
【図 1 6】



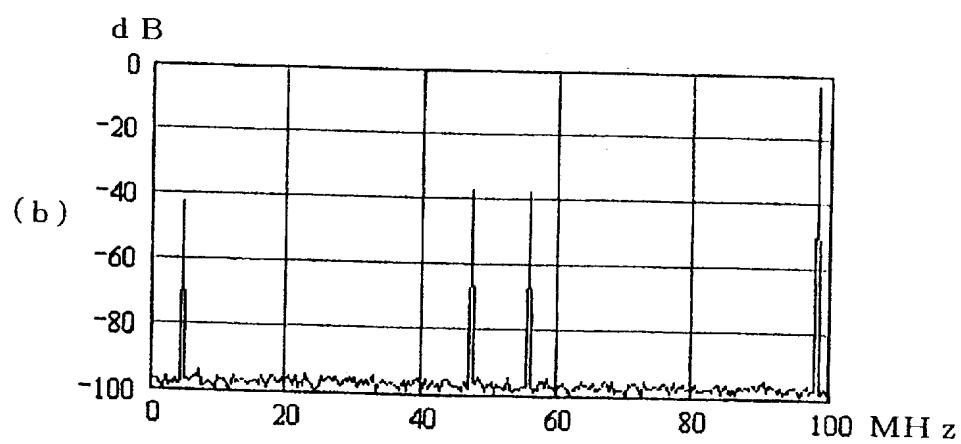
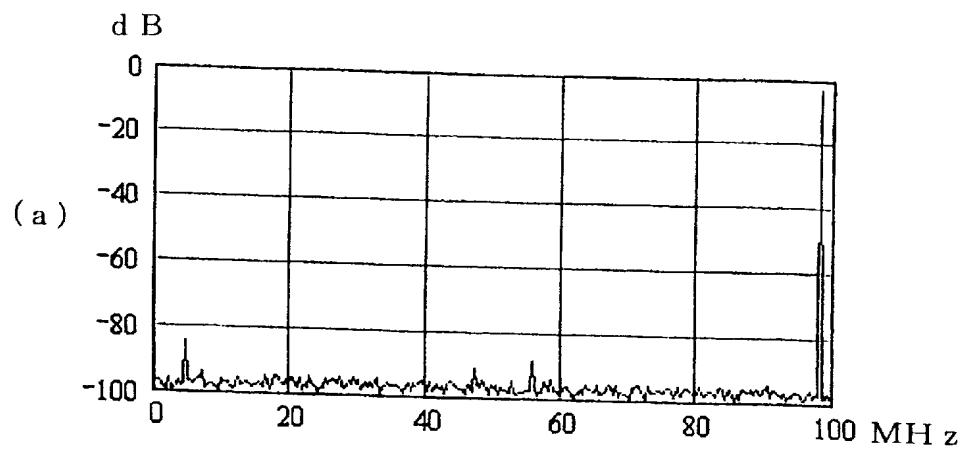
【図 1 7】



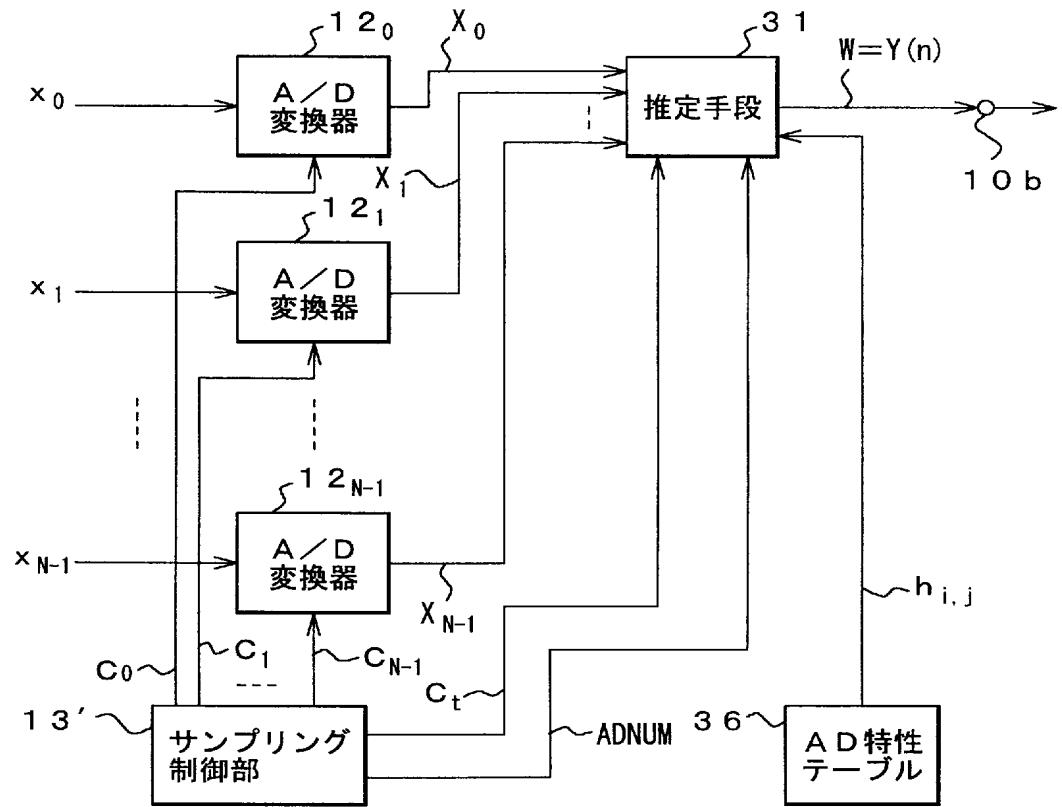
【図 18】



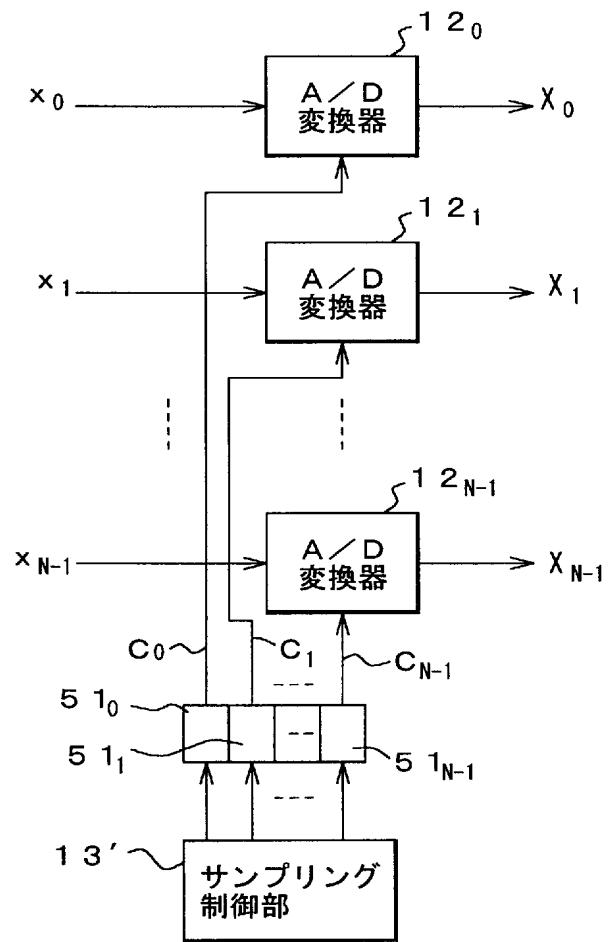
【図 1 9】



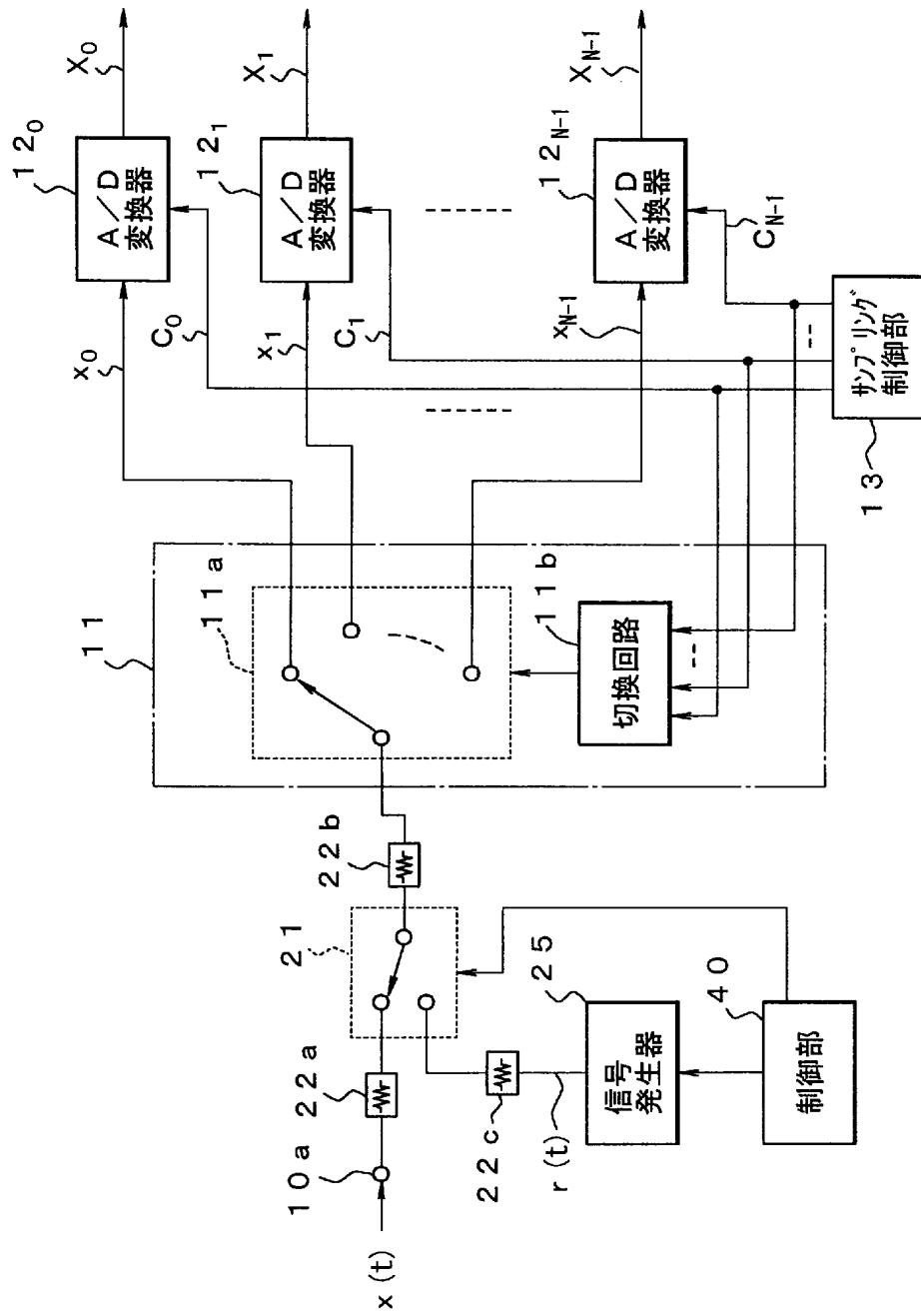
【図 20】



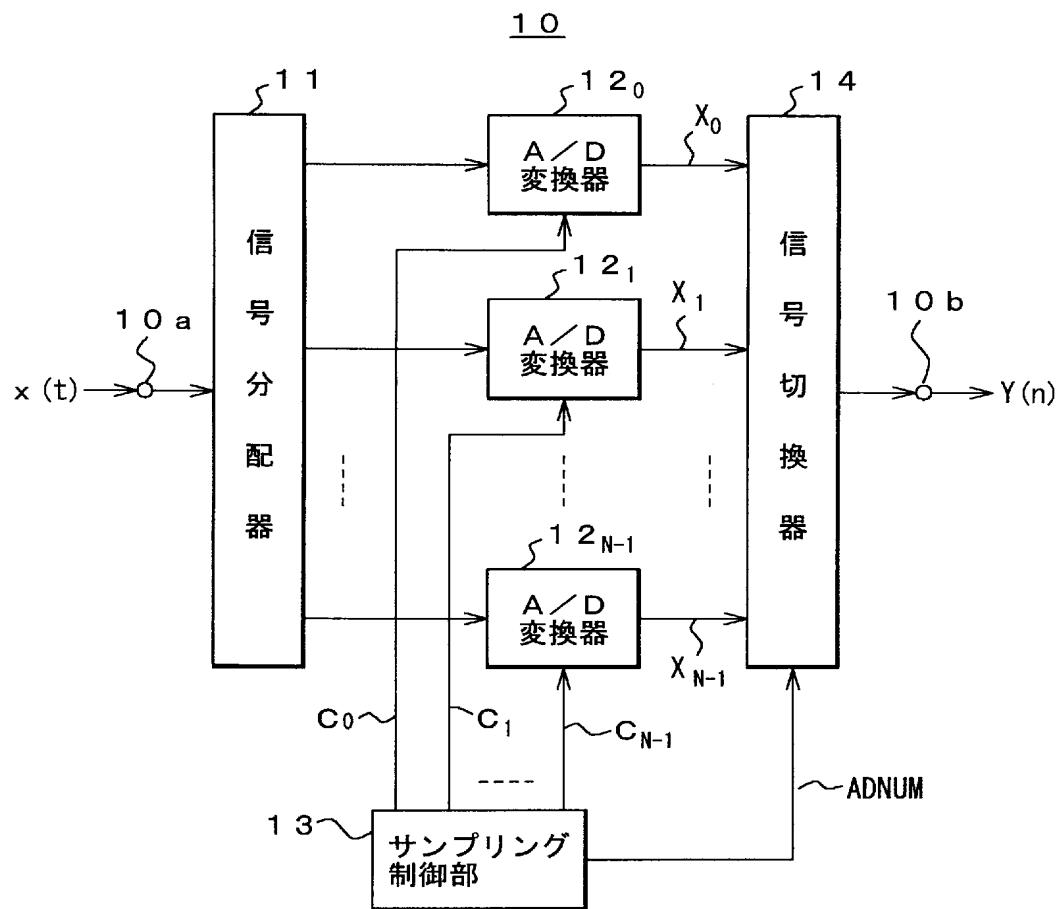
【図 2 1】



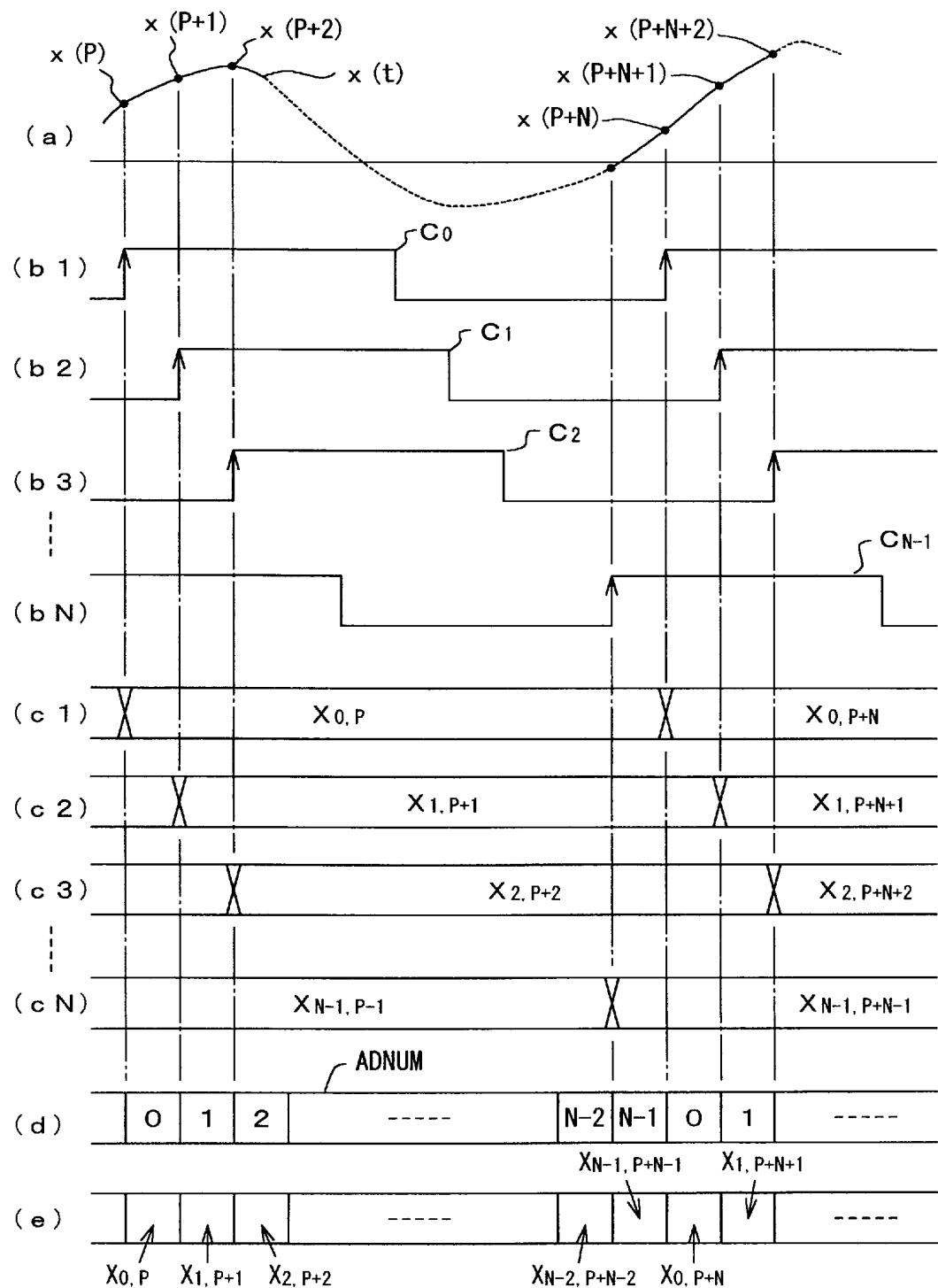
【図22】



【図 2 3】



【図 24】



【書類名】要約書

【要約】

【課題】 インタリープ方式のA／D変換装置において、短時間に補正に必要なデータを取得できるようにする。

【解決手段】 信号発生器25から、サンプリング周波数 F_s の $N/2$ 倍を上限とする帯域内に所定の周波数間隔で存在し、且つ各A／D変換器12のサンプリングにより周波数 F_s の $1/2$ を上限とする帯域内に折り返されたときの周波数が互いに異なる複数の信号成分を含む信号を校正用信号 $r(t)$ として入力し、この校正用信号 $r(t)$ に対して各A／D変換器12が出力する信号に対するスペクトラム解析処理を補正情報算出部41により行い、複数の信号成分の振幅と位相を求め、その振幅と位相に基づいて、補正処理に必要な情報を求めて更新する。

【選択図】

図1

出願人履歴

0 0 0 0 0 5 7 2

20030627

住所変更

神奈川県厚木市恩名1800番地

アンリツ株式会社

0 0 0 0 0 5 7 2

20051114

住所変更

神奈川県厚木市恩名五丁目1番1号

アンリツ株式会社